

ВИСНОВОК

**про наукову новизну, теоретичне та практичне значення
результатів дисертації
«Векторно-логічні моделі цифрових схем для симуляції та візуалізації»
здобувача ступеня доктора філософії
Демченко Олега Івановича
за спеціальністю 123 комп'ютерна інженерія
галузі знань 12 інформаційні технології**

Науковий семінар проведений на засіданні кафедри Автоматизації проєктування обчислювальної техніки 29 червня 2026 р., протокол №14.

1. Актуальність теми дисертації.

Тенденції ринку EDA останніх років свідчать про наближення ери енергозберігаючого комп'ютингу, який мінімізує час вирішення практичних задач. Як зазначено у аналітиці компанії Gartner, пам'ять стає все доступнішою у великих обсягах кожному споживачеві та збільшує свій вплив за рахунок швидкодії read-write транзакцій, тому доцільно перенести обробку даних з центрального процесора у пам'ять. Реалізована у залізі логіка прагне нулю. Їй на зміну приходить концепція in-memory комп'ютингу на основі read-write транзакцій, вільних від команд процесора, масова імплементація якого забезпечить енергозбереження. Це є загальним трендом протягом найближчого десятиліття. Одним з запропонованих рішень тут виступає теорія векторно-логічного комп'ютингу, розроблювальна на кафедрі автоматизації проєктування обчислювальної техніки ХНУРЕ. Векторна логіка не вимагає синтезу та забезпечує швидкодію порівняну з логікою процесора або замовленої схеми. Це робить моделювання складних цифрових проєктів та аналіз великих даних економічними з погляду витрат часу та енергії. Дисертація присвячена розв'язку актуальній на EDA-ринку науково-практичній задачі щодо розробки економічно ефективного векторно-логічного modelling for simulation – моделінгу в пам'яті (in-memory) для симуляції несправностей як адрес цифрових схем, заснованих на транзакціях читання-запису (read-write) без інструкцій процесора.

2. Зв'язок теми дисертації з державними програмами, науковими напрямами університету та кафедри

Тема дисертації «Векторно-логічні моделі цифрових схем для симуляції та візуалізації» відповідає науковому напрямку кафедри Автоматизації проєктування обчислювальної техніки – технічна діагностика цифрових систем на кристалах, комп'ютерів та мереж;

проектування мозгоподібних та квантових комп'ютерів для кіберпростору; інтелектуальні інформаційні технології діагностування комп'ютерних систем; векторно-логічний комп'ютинг для проектування та діагностування.

3. Мета і завдання дослідження.

Мета дослідження – зниження часових та енергетичних витрат fault/good-value as address simulation цифрових схем за рахунок надлишковості векторно-логічних моделей їх елементів – досягається шляхом вирішення наступних задач дослідження:

1. Аналіз стану проблеми та актуальних технологій прогресивного корпусування інтегральних мікросхем, моделювання несправностей цифрових систем та їх компонентів.

2. Вдосконалення розумних структур даних векторної логіки, що зменшують обчислювальну складність алгоритмів fault/good-value as address simulation за рахунок експоненціальної надмірності явно заданих моделей елементів логічних схем.

3. Розробка архітектури для моделювання схеми та рендерингу процесів синхронізації векторно-логічного modeling for fault/good-value as address simulation, що містить побудову моделі об'єкта у пам'яті комп'ютера та дозволяє візуально супроводжувати процес modeling for simulation цифрової схеми.

4. Розробка векторно-логічних механізмів modeling for fault/good-value as address simulation з лінійною алгоритмічною складністю.

5. Програмна реалізація розумних структур даних, алгоритмів та механізмів fault/good-value as address simulation, синхронний рендеринг всіх компонентів процесу симуляції на вікно монітору з метою візуального супроводжування процесу modeling for simulation цифрової схеми, їх верифікація на бібліотеці стендових схем ISCAS та імплементація до хмарного сервісу MOSI-HDL.

4. Особистий внесок здобувача в отриманні наукових результатів

Всі наукові і практичні результати отримані автором особисто. При виконанні досліджень здобувач брав участь як розробник векторно-логічних моделей, розумних структур даних, алгоритмів їх обробки та їх програмної реалізації й імплементації до хмарного сервісу.

5. Достовірність та обґрунтованість отриманих результатів та запропонованих автором рішень, висновків, рекомендацій

Отримані в процесі виконання досліджень наукові висновки і практичні результати з fault/good-value as address simulation є достовірними, що підтверджується достатньою кількістю проведених експериментів; точністю розрахунків; порівнянням з окремими функціоналами відомих

аналогів, до основи яких покладено класичні методи моделювання; апробацією результатів на міжнародних науково-практичних конференціях, впровадженням результатів в освітній процес.

6. Ступінь новизни основних результатів дисертації порівняно з відомими дослідженнями аналогічного характеру

1. Удосконалено розумні структури даних, які орієнтовані на безпроцесорний векторно-логічний modeling for fault/good-value as address simulation за допомогою read-write транзакцій, що дозволило зменшити обчислювальну складність алгоритмів симуляції до лінійної.

2. Вперше запропоновано векторно-логічну модель елементів цифрової схеми, що дозволяє здійснити good-value simulation вхідних тестових наборів та fault as address simulation як адрес бітів логічного та дедуктивного вектора на основі read-write транзакцій та знизити обчислювальну складність алгоритмів тестування логічних функціональностей до лінійної.

3. Вперше запропоновано архітектуру для моделювання схеми та рендерингу процесів синхронізації векторно-логічного modeling for fault/good-value as address simulation, що містить побудову моделі об'єкта у пам'яті комп'ютера та дозволяє проектувальнику візуально супроводжувати процес modeling for simulation цифрової схеми (вручну будувати тести для покриття несправностей логічних схем).

4. Вперше запропоновано механізми векторно-логічного modeling for fault/good-value as address simulation, що відзначаються лінійною алгоритмічною складністю.

7. Практична цінність результатів дослідження та їх впровадження

Виконано верифікацією розумних структур даних та алгоритмів моделювання на десятках схем та функціональних елементів з бібліотеки ISCAS. Розроблено хмарний сервіс MOSI-HDL для економічного вирішення задач modelling for simulation (MOSI) на основі векторно-логічного in-memory комп'ютингу, що орієнтований на використання read-write транзакцій без інструкцій процесора, який містить: 1) векторно-логічні моделі елементів цифрової схеми для здійснення good-value simulation вхідних тестових наборів та симуляцію несправностей як адрес бітів логічного та дедуктивного вектора на основі read-write транзакцій; 2) механізми good-value simulation of test set as address цифрової схеми без процесора; механізми fault as address simulation цифрової схеми без участі процесора; 3) механізм fault as address simulation вхідного набору, використовуючи квадратичну матрицю симуляції; 4) механізми рендерингу (візуалізації) та синхронізації результатів моделювання у чотирьох масштабованих вікнах, які виводяться на екран монітора, що є

інтегральною перевагою або новизною даних сервісів, зокрема, для розуміння отриманого результату.

Моделі, методи, механізми та алгоритми імплементовано у хмарний сервіс MOSI-HDL, реалізований мовою C++. Вони пройшли верифікацію на десятках прикладів з бібліотеки стендових схем ISCAS. Розробку представлено на двох виставках Міжнародного молодіжного форуму у 2025 та 2026 роках, де вона стала переможцем.

Обмеження MOSI-HDL (на поточний час): 1) підтримується тільки комбінаційний Verilog RTL-код без ієрархії; 2) трасування, хоч і показує високий рівень понад 90%, у багатьох випадках менше 100% і не гарантує оптимальних результатів; 3) схеми з числом входів в елементах більше 10 вимагають ручного введення тестових векторів. Обмеження також обумовлені тим, що сервіс є діючим прототипом та постійно розвивається й доповнюється новими функціоналами. Наприклад, поточна версія підтримує інтеграцію з відомими зовнішніми сервісами автоматичного генератору тестів, але у перспективі – створення інструментарію для генерації тестів, що покривають усі несправності логічних схем будь-якої конфігурації.

Результати дисертації у складі векторно-логічних моделей та механізмів впроваджені у навчальний процес Харківського національного університету радіоелектроніки (акт про впровадження від 15.06.2026).

8. Перелік наукових праць, які відображають основні результати дисертації.

Основні положення та результати дисертаційної роботи достатньо повно відображені у 9 друкованих працях, серед яких 3 статті, а саме: 1 стаття – в міжнародному науковому журналі за кордоном, що індексується Scopus, 2 статті – у наукових журналах, включених до «Переліку наукових фахових видань України», з них 1 – у журналі категорії А, що входить до наукометричної бази Web of Science, та 1 – категорії Б, а також 3 тез доповідей у матеріалах міжнародних наукових конференцій, з них 1 входить до науково-метричної бази Scopus. Результати роботи також апробовано на виставках технічної творчості молоді при Міжнародному молодіжному форумі «Радіоелектроніка та молодь у XXI столітті» та висвітлено у каталозі виставок.

У роботах, опублікованих у співавторстві, здобувачу належать наступні результати.

Список публікацій здобувача, в яких опубліковані основні наукові результати дисертації:

1. Демченко О.І., Чумаченко С.В. Технології прогресивного корпусування інтегральних мікросхем / О.І. Демченко, С.В. Чумаченко // Системи управління, навігації та зв'язку. – 2025. – Т. 3, № 81. – С. 199–202. – DOI: 10.26906/SUNZ.2025.3.199. (Фахове видання. Категорія Б).

– аналітичний огляд технологій прогресивного корпусування та технік моделювання цифрових систем на основі літературних джерел, висновки;

2. Хаханов В.І., Обрізан В.І., Рахліс Д., Хаханова Г.В., Хаханов І.В., Демченко О.І., Воронов А.О. Механізми схемотехнічного моделювання на основі векторної логіки / В.І. Хаханов, В.І. Обрізан, Д.Ю. Рахліс, Г.В. Хаханова, І.В. Хаханов, О.І. Демченко, А.О. Воронов // Радіoeлектроніка, інформатика, управління. – 2025. – № 4. – С. 219–232. – DOI: 10.15588/1607-3274-2025-4-20. (Фахове видання. Web of Science. Категорія А.).

– механізм good-value simulation цифрової схеми для синтезу логічного вектора з подальшим його використанням для побудови карти тестування несправностей на повному тесті за три матричні операції, що використовує read-write транзакції над бітами логічних векторів і не потребує інструкцій процесора; вдосконалені структури даних, механізми моделювання карти тестування за логічним вектором схеми;

3. Hahanov V., Chumachenko S., Litvinova E., Voronov A., Demchenko O., Maksymova N. Vector-logic Models of Digital Circuits for Simulation and Rendering / V. Hahanov, S. Chumachenko, E. Litvinova, A. Voronov, O. Demchenko, N. Maksymova // IAES International Journal of Robotics and Automation (IJRA). — 2026. — Vol. 15, no. 2. — P. 319–330. — ISSN 2089-4856. — DOI: 10.11591/ijra.v15i2.pp319-330. (Закордонне видання. Scopus, Q3).

– архітектура для моделювання та рендерингу схеми; векторно-логічна модель елементів цифрової схеми, що дозволяє здійснювати good-value simulation вхідних тестових наборів та симуляцію несправностей як адрес бітів логічного та дедуктивного вектора на основі read-write транзакцій; механізми векторно-логічного modeling for fault/good-value as address simulation, механізми рендерингу та синхронізації результатів моделювання у чотирьох масштабованих вікнах, що виводяться на екран монітора;

4. Hahanov V., Chumachenko S., Litvinova E., Voronov A., Demchenko O., Maksymova N. Vector logic for robotic system on chip design and test / V. Hahanov, S. Chumachenko, E. Litvinova, A. Voronov, O. Demchenko, N. Maksymova // IAES International Journal of Robotics and Automation (IJRA). — 2026. — Vol. 15, no. 2. — P. 415–426. — ISSN 2089-4856. — DOI: 10.11591/ijra.v15i2.pp415-426. (Закордонне видання. Scopus, Q3)

– розумні структури даних у вигляді логічних векторів та матриць завдання комбінацій несправностей логічних функцій від n-змінних

Результати, які засвідчують апробацію матеріалів дисертації:

5. Hahanov V., Litvinova E., Chumachenko S., Hahanov I., Demchenko O., Voronov A. Vector Logic Modeling Self-Tested Circuits / V. Hahanov, E. Litvinova, S. Chumachenko, I. Hahanov, O. Demchenko, A. Voronov // 2025 IEEE East-West Design & Test Symposium (EWDTS), Tbilisi, Georgia, 12–15

Dec. 2025 : proceedings. – 2025. – 4 p. – DOI: 10.1109/EWDTS67441.2025.11303706. (Scopus)

– побудова тестової карти функціональності або структури, представленої логічним вектором;

6. Чумаченко С.В., Демченко О.І. Технології прогресивного корпусування ІМС: основні виклики / С.В. Чумаченко, О.І. Демченко // Сучасні напрями розвитку інформаційно-комунікаційних технологій та засобів управління : матеріали 15-ї міжнар. наук.-техн. конф., Баку – Харків – Жиліна, 24–25 квіт. 2025 р. – Т. 2. – С. 26–27. – Режим доступу: <https://repository.kpi.kharkov.ua/handle/KhPI-Press/93979>(доступ 09.06.2026).

– аналіз стану проблеми на основі огляду літературних джерел, висновки;

7. Демченко О.І. Програмне середовище MOSI HDL для моделювання векторно-логічних структур / О.І. Демченко // Радіoeлектроніка та молодь у ХХІ столітті : матеріали ХХХ міжнар. молодіж. форуму, 22–24 квіт. 2026 р., Харків. – Харків: ХНУРЕ, 2026. – Т. 5. – С. 42–43. – Режим доступу: <https://drive.google.com/file/d/1nd5a4ajsX2Uet6uXvPlQY9dSZu7HTUmq/view> (доступ 09.06.2026).

– опис архітектури та функціоналу програмного застосунку, верифікація механізмів рендерингу та синхронізації результатів моделювання у чотирьох масштабованих вікнах, що виводяться на екран монітора;

8. Хаханов І.В., Кулак Г.К., Воронов А.О., Демченко О.І., Максимова Н.Г., Пономарьова В.І. (науковий керівник – д-р техн. наук, проф. Хаханов В.І.). Розробка «Хмарний сервіс MOdeling for Simulation (MOSI)» / І.В. Хаханов, Г.К. Кулак, А.О. Воронов, О.І. Демченко, Н.Г. Максимова, В.І. Пономарьова // ХХІХ Міжнародний молодіжний форум «Радіoeлектроніка та молодь у ХХІ столітті». Каталог виставки технічної творчості, 16–19 квіт. 2025 р. – 2025. – С. 23–24. – Режим доступу: https://drive.google.com/file/d/1NbFKwy4X_G-kZqzVfQU10_dnQGtTKQ7R/view (доступ 09.06.2026).

– опис структури програмного застосунку, верифікація розумних структур даних та алгоритмів моделювання на схемах та функціональних елементах з бібліотеки ISCAS;

9. Демченко О.І., Воронов А.О., Максимова Н.Г. (науковий керівник – д-р техн. наук, проф. Хаханов В.І.). Розробка «HDL Modeling for Simulation Cloud Service (MOSI-HDL)» / О.І. Демченко, А.О. Воронов, Н.Г. Максимова // ХХХ Міжнародний молодіжний форум «Радіoeлектроніка та молодь у ХХІ столітті». Каталог виставки технічної творчості молоді, 22–24 квіт. 2026 р. – 2026. – С. 32. – (англійською мовою). – Режим доступу: https://drive.google.com/file/d/1c4ZysLsElmI5fFhCqrZKjuKSkTj_UyBG/view (доступ 09.06.2026).

– опис архітектури та програмна реалізація механізмів моделювання та рендерингу, інтеграція зовнішніх бібліотек, синхронізація механізмів.

9. Апробація основних результатів дослідження

Результати роботи були представлені та обговорені на наступних конференціях: IEEE East-West Design and Test Symposium, 2026; 15 Міжнародна науково-технічна конференція «Сучасні напрями розвитку інформаційно-комунікаційних технологій та засобів управління (Current directions of development of information and communication technologies and control tools)», Баку – Харків – Жиліна, 2025; XXX Міжнародний молодіжний форум «Радіoeлектроніка та молодь у XXI столітті», Харків, 2026; а також на двох виставках технічної творчості молоді в рамках Міжнародного молодіжного форуму «Радіoeлектроніка та молодь у XXI столітті» з отриманням призових місць – у 2025 (нагорода – Гран-прі у номінації «Розробка програмного забезпечення для апаратної платформи») та 2026 (нагорода – I місце у номінації «Розробка програмного забезпечення для апаратної платформи») роках.

10. Оцінка структури дисертації, її мови та стилю викладення

Дисертація складається зі 177 сторінок (з них 131 с. представляють основний текст) і містить: 4 розділи, 71 рисунок, список джерел з 151 назви на 24 с., 3 додатки на 5 с., анотації на 13 с.

У ході обговорення дисертації до неї не було висунуто жодних зауважень щодо самої суті роботи.

З урахуванням зазначеного, на науковому семінарі кафедри *Автоматизації проектування обчислювальної техніки ухвалили:*

1. Дисертація Демченко Олега Івановича «Векторно-логічні моделі цифрових схем для симуляції та візуалізації» є завершеною науковою працею, у якій розв'язано науково задачу зниження часових та енергетичних витрат fault/good-value as address simulation цифрових схем за рахунок надлишковості векторно-логічних моделей їх елементів, що має важливе значення для *галузі знань 12 – Інформаційні технології*. Використання векторно-логічних моделей та механізмів, орієнтованих на read-write транзакції над розумними структурами даних у пам'яті, приводить до економії часу та енергії при вирішенні задач моделювання та тестування цифрових схем. Це досягається зменшенням алгоритмічної складності до лінійної за рахунок експоненційної надмірності розумних структур даних.

2. У 9 наукових публікаціях повністю відображені основні результати дисертації, серед яких 3 статті, а саме: 1 стаття – в міжнародному науковому журналі за кордоном, що індексується Scopus, 2 статті – у наукових журналах, включених до «Переліку наукових фахових видань України», з них 1 – у журналі категорії А, що входить до наукометричної бази Web of Science, та 1 – категорії Б, а також 3 тез доповідей у матеріалах міжнародних наукових конференцій, з них 1 входить до науково-метричної бази Scopus. Результати роботи також апробовано на виставках технічної творчості молоді при Міжнародному молодіжному форумі «Радіоелектроніка та молодь у ХХІ столітті» 2025, 2026 років з отриманням перших місць та висвітлено у каталозі виставок.

3. Дисертація відповідає вимогам наказу МОН України № 40 від 12.01.2017р. «Про затвердження вимог до оформлення дисертації», Порядку присудження ступеня доктора філософії та скасування рішення разової спеціалізованої вченої ради закладу вищої освіти, наукової установи про присудження ступеня доктора філософії затвердженого постановою Кабінету Міністрів України № 44 від 12 січня 2022 року та вимогам ОНП 123 «Комп'ютерна інженерія (PhD)».

4. З урахуванням наукової зрілості та професійних якостей *Демченко Олега Івановича* дисертація «Векторно-логічні моделі цифрових схем для симуляції та візуалізації» рекомендується для подання до розгляду та захисту у разовій спеціалізованій вченій раді.

Рішення прийнято одностайно.

**Головуючий на науковому семінарі кафедри
Автоматизації проєктування обчислювальної техніки**

д-р техн. наук, професор



Ганна ХАХАНОВА

Експерти:

Д-р техн. наук, професор



Євгенія ЛИТВИНОВА

Канд. техн. наук, доцент



Олександр ШКІЛЬ