

Рішення
разової спеціалізованої вченої ради ДФ 64.052.073
про присудження ступеня доктора філософії

Здобувач ступеня доктора філософії Демченко Олег Іванович, 1977 року народження, громадян України, освіта вища: закінчив у 2002 році Харківський національний університет радіоелектроніки за спеціальністю «Конструювання і технологія радіоелектронних засобів», виконав акредитовану освітньо-професійну програму «Комп'ютерна інженерія».

Разова спеціалізована вчена рада, утворена наказом Харківського національного університету радіоелектроніки Міністерства освіти і науки України, м. Харків від «15» липня 2026 року № 325, у складі:

Голови разової спеціалізованої вченої ради:

ГОРОХОВАТСЬКИЙ Володимир Олексійович, доктор технічних наук, професор, професор кафедри інформатики Харківського національного університету радіоелектроніки.

Рецензентів:

НЕВЛЮДОВ Ігор Шакирович, доктор технічних наук, професор, завідувач кафедри комп'ютерно-інтегрованих технологій, автоматизації, робототехніки та безпекової інженерії Харківського національного університету радіоелектроніки;

СОРОКІН Антон Романович, кандидат технічних наук, доцент, доцент кафедри електронних обчислювальних машин Харківського національного університету радіоелектроніки.

Офіційних опонентів:

ЛЕОНОВ Сергій Юрійович, доктор технічних наук, професор, професор кафедри комп'ютерної інженерії та програмування Національного технічного університету "Харківський політехнічний інститут";

БАБАКОВ Роман Маркович, доктор технічних наук, доцент, професор кафедри інформаційних технологій Донецький національний університет імені Василя Стуса

на засіданні «13» вересня 2026 року прийняла рішення про присудження ступеня доктора філософії з галузі знань 12 Інформаційні технології Демченко Олегу Івановичу на підставі публічного захисту дисертації «Векторно-логічні моделі цифрових схем для симуляції та візуалізації» за спеціальністю 123 Комп'ютерна інженерія.

Дисертацію виконано у Харківському національному університеті радіоелектроніки Міністерства освіти і науки України, м. Харків.

Науковий керівник Чумаченко Світлана Вікторівна, доктор технічних наук, професор, завідувач кафедри автоматизації проектування обчислювальної техніки Харківського національного університету радіоелектроніки.

Дисертацію подано у вигляді спеціально підготовленого рукопису, який відповідає вимогам пункту 6 Порядку присудження ступеня доктора філософії та скасування рішення разової спеціалізованої вченої ради закладу вищої освіти, наукової установи про присудження ступеня доктора філософії, затвердженого постановою Кабінету Міністрів України від 12 січня 2022 року № 44 (зі змінами).

Здобувач має 9 наукових праць за темою дисертації, які включають 3 статей (з них 2 у фахових періодичних наукових виданнях України з технічних наук категорії «Б» та «А» відповідно, 1 закордонна стаття, що індексується у наукометричній базі Scopus) у

виданнях, які відповідають вимогам пунктів 8, 9 Порядку присудження ступеня доктора філософії та скасування рішення разової спеціалізованої вченої ради закладу вищої освіти, наукової установи про присудження ступеня доктора філософії:

1. Демченко О.І., Чумаченко С.В. Технології прогресивного корпусування інтегральних мікросхем / О.І. Демченко, С.В. Чумаченко // Системи управління, навігації та зв'язку. – 2025. – Т. 3, № 81. – С. 199–202. – DOI: 10.26906/SUNZ.2025.3.199. (Фахове видання. Категорія Б)
2. Хаханов В.І., Обрізан В.І., Рахліс Д., Хаханова Г.В., Хаханов І.В., Демченко О.І., Воронов А.О. Механізми схемотехнічного моделювання на основі векторної логіки / В.І. Хаханов, В.І. Обрізан, Д.Ю. Рахліс, Г.В. Хаханова, І.В. Хаханов, О.І. Демченко, А.О. Воронов // Радіoeлектроніка, інформатика, управління. – 2025. – № 4. – С. 219–232. – DOI: 10.15588/1607-3274-2025-4-20. (Фахове видання. Web of Science. Категорія А.)
3. Hahanov V., Chumachenko S., Litvinova E., Voronov A., Demchenko O., Maksymova N. Vector-logic Models of Digital Circuits for Simulation and Rendering / V. Hahanov, S. Chumachenko, E. Litvinova, A. Voronov, O. Demchenko, N. Maksymova // IAES International Journal of Robotics and Automation (IJRA). – 2026. – Vol. 15, no. 2. – P. 319–330. – ISSN 2089-4856. – DOI: 10.11591/ijra.v15i2.pp319-330. (Закордонне видання. Scopus, Q3).
4. Hahanov V., Chumachenko S., Litvinova E., Voronov A., Demchenko O., Maksymova N. Vector logic for robotic system on chip design and test / V. Hahanov, S. Chumachenko, E. Litvinova, A. Voronov, O. Demchenko, N. Maksymova // IAES International Journal of Robotics and Automation (IJRA). – 2026. – Vol. 15, no. 2. – P. 415–426. – ISSN 2089-4856. – DOI: 10.11591/ijra.v15i2.pp415-426. (Закордонне видання. Scopus, Q3)

У дискусії взяли участь (голова, рецензенти, офіційні опоненти, інші присутні) та висловили зауваження:

1. Голова разової ради: Володимир ГОРОХОВАТСЬКИЙ, доктор технічних наук, професор, професор кафедри інформатики Харківського національного університету радіoeлектроніки.

Зауваження:

- 1) Незрозуміло, як вирішуються задачі верифікації та моделювання несправностей провідними компаніями планети, такими як Cadence, Synopsys, Aldec, які займаються синтезом та проєктуванням цифрових виробів?
- 2) Із роботи неясно, з якими основними системами чи моделями проєктування конкурує автор, і які переваги має розроблена ним концепція?

2. Рецензент Ігор НЕВЛЮДОВ, доктор технічних наук, професор, завідувач кафедри комп'ютерно-інтегрованих технологій, автоматизації, робототехніки та безпекової інженерії Харківського національного університету радіoeлектроніки.

Зауваження:

- 1) У роботі не сказано, які існують обмеження на представлення процесів за допомогою адрес для їх обробки на розумних структурах даних. Наприклад, чи можна обробляти так затримки несправностей елементів?
- 2) Чи розглядаються у роботі кратні несправності? Чи потрібно моделювати кратні несправності входів або ліній схеми, коли достатньо визначити всі поодинокі несправності, які, як правило, покривають всі кратні?
- 3) Бібліотека ISCAS містить тисячі benchmarks. Чому в роботі використовуються лише кілька десятків екземплярів схем із неї для тестування запропонованих моделей та методів, і як вони демонструють статистику щодо часу моделювання?
- 4) Розроблений хмарний сервіс підтримує лише комбінаційні схеми. Чи означає це, що

розроблені моделі та методи орієнтовані лише на один тип схем? Що пропонується робити з іншими типами схем та відповідних несправностей, які існують на кристалі?

5) Не розглянуто перспективи дослідження, хоча у тексті побічно це питання порушено.

6) В роботі використано багато англомовних термінів, що обумовлено стійкою міжнародною термінологією, але ускладнює сприйняття тексту.

3. Рецензент Антон СОРОКІН, кандидат технічних наук, доцент, доцент кафедри електронних обчислювальних машин Харківського національного університету радіоелектроніки.

Зауваження:

1) Чи існують обмеження для введення візуальної схемної структури за допомогою інтерфейсу GUI? Що робити, якщо схема займає більш, ніж один екран за площею?

2) Чи орієнтована програма моделювання несправностей на обробку схем із глобальними зворотними зв'язками?

3) У поточній версії хмарного сервісу відсутня можливість завантажити власні файли Verilog, слід конфігурувати доступ, тобто такий функціонал недороблено.

4) У поточній версії хмарного сервісу відсутня підтримка послідовносних схем.

5) Поточна версія хмарного сервісу має ускладнену роботу зі схемами великої розмірності.

4. Офіційний опонент Сергій ЛЕОНОВ, доктор технічних наук, професор, заст. зав. каф. з наукової роботи, професор кафедри комп'ютерної інженерії та програмування Національного технічного університету "Харківський політехнічний інститут".

Зауваження:

1) Розумні структури даних – це суперпозиція двох таблиць істинності, матриць активізації та логічного вектора, які використовуються з метою спрощення алгоритмів моделювання. Які з них удосконалені у роботі?

2) Чи можна за допомогою карт тестування на основі логічного вектора визначати несправності у сполучних кабелях між платами чи кристалами складної цифрової системи?

3) Яка найкраща стратегія та економіка використання методу моделювання схеми для верифікації цифрових проєктів: на системному рівні опису проєкту чи фізично імплементації проєкту в залізо?

4) Не зовсім зрозуміло, чи можна побудувати карту тестування для функціональних послідовних елементів із пам'яттю: для регістрів, лічильників, тригерів, лутів у FPGA, інших елементів пам'яті?

5) З погляду швидкодії логіка процесора завжди більше, ніж цикл звернення до пам'яті. Якщо запропоновані алгоритми будуть реалізовані в пам'яті, то їх час моделювання цифрових схем та елементів буде вищим. У чому тоді переваги запропонованих методів, орієнтованих на моделювання несправностей у пам'яті?

5. Офіційний опонент Роман БАБАКОВ, доктор технічних наук, доцент, професор кафедри інформаційних технологій Донецького національного університету імені Василя Стуса.

Зауваження:

1) Питання термінології, а саме: in-memory (ін-меморі); розумні структури даних; механізми. Слід було більш ретельно пояснити застосування цих термінів у роботі.

2) Яка максимальна кількість входів логічного елемента може бути оброблена на основі логічного вектора?

3) Не зовсім зрозуміло, чи можна по карті тестування визначати тест мінімального покриття функціональності для його використання як testbench?

- 4) Яка максимальна кількість ліній комбінаційної схеми, яка може бути оброблена за допомогою програми моделювання несправностей як адрес.
- 5) Що потрібно зробити, щоб запропоновані методи тестової верифікації з'явилися на ринку EDA-технологій. Інакше – який road-map монетизації розроблених в дисертації рішень?

Результати відкритого голосування:

«За» 5 членів ради,

«Проти» 0 членів ради.

На підставі результатів відкритого голосування разова спеціалізована вчена рада присуджує Демченку Олегу Івановичу ступінь доктора філософії з галузі 12 Інформаційні технології за спеціальністю 123 Комп'ютерна інженерія.

Відеозапис трансляції захисту дисертації додається.

Голова разової спеціалізованої вченої
ради



Володимир ГОРОХОВАТСЬКИЙ