

ВИСНОВОК

**про наукову новизну, теоретичне та практичне значення
результатів дисертації «Векторні методи синтезу тестів і логічного
моделювання цифрових компонентів SoC»
здобувача ступеня доктора філософії
Хаханова Івана Володимировича
за спеціальністю 123 комп'ютерна інженерія
галузі знань 12 інформаційні технології**

Науковий семінар проведений на засіданні кафедри Автоматизації проектування обчислювальної техніки «24» січня 2024 р., протокол №7.

1. Актуальність теми дисертації.

Узагальнюючим трендом в EDA-індустрії 2024 є автоматизація процесу створення та експлуатації цифрового виробу, у тому числі синтезу, верифікації та діагностування. Особливе значення мають нові механізми верифікації цифрових проектів на основі синтезу якісного тесту (рис. 0.1), який перевіряє всі можливі комбінації несправностей (fault coverage) мінімальною кількістю наборів. При цьому оцінка якості тесту завжди є актуальним завданням, ефективність вирішення якої пов'язана зі швидкістю моделювання тестових наборів та технологічністю програмної реалізації та алгоритмів. Дослідження спрямоване на підвищення адекватності та швидкодії моделювання несправностей як адрес за рахунок використання надлишковості явних структур даних у вигляді логічних векторів, таблиць істинності та дедуктивних матриць.

2. Зв'язок теми дисертації з державними програмами, науковими напрямами університету та кафедри

Тема дисертації «Векторні методи синтезу тестів і логічного моделювання цифрових компонентів SoC» відповідає науковому напрямку кафедри Автоматизації проектування обчислювальної техніки – технічна діагностика цифрових систем на кристалах, комп'ютерів та мереж; проектування мозгоподібних та квантових комп'ютерів для кіберпростору; інтелектуальні інформаційні технології діагностування комп'ютерних систем.

3. Мета і завдання дослідження.

Мета дослідження – зменшення часових витрат та підвищення адекватності моделювання тестових наборів та несправностей, як адрес, за рахунок експоненційної надлишковості розумних структур даних на базі логічного вектора.

Завдання дослідження:

1. Розробка розумних структур даних на базі логічного вектора для розв'язання завдань технічної діагностики цифрових пристроїв.
2. Розробка векторного методу синтезу дедуктивної матриці логічної функціональності.
3. Розробка векторного методу синтезу карти тестування логічної функціональності.
4. Розробка векторного методу моделювання несправностей, як адрес, для оцінки якості тестових наборів цифрової схеми.
5. Програмна реалізація та верифікація розумних структур даних та векторних методів моделювання тестових наборів та несправностей, як адрес.

4. Особистий внесок здобувача в отриманні наукових результатів

Всі наукові і практичні результати отримані автором особисто. При виконанні досліджень здобувач брав участь як розробник векторно-логічних методів на розумних структурах даних, паралельних алгоритмів їх обробки та їх програмної реалізації.

5. Достовірність та обґрунтованість отриманих результатів та запропонованих автором рішень, висновків, рекомендацій

Отримані в процесі виконання досліджень наукові висновки і практичні результати з моделювання несправностей як адрес та синтезу карт тестування є достовірними, що підтверджується достатньою кількістю проведених експериментів, точністю розрахунків, апробацією результатів на міжнародних науково-практичних конференціях, впровадженням результатів в освітній процес.

6. Ступінь новизни основних результатів дисертації порівняно з відомими дослідженнями аналогічного характеру

1. Вперше запропоновано розумну структуру даних, яка характеризується паралелізмом моделювання тестових наборів та несправностей, як адрес, що дає змогу ефективно обробляти вектори несправностей цифрової схеми та/або логічного елемента.

2. Удосконалено векторні методи побудови дедуктивної матриці (генома верифікації), які відрізняються від аналогів застосуванням матриці перекодування та використанням хог-операцій між логічним вектором та тестовим набором.

3. Вперше запропоновано векторний метод синтезу карти тестування, який характеризується використанням логічного вектора функціональності та матриці перекодування, що дає можливість вирішувати задачі синтезу тестів та моделювання несправностей за квадратичну обчислювальну складність алгоритму.

4. Вперше запропоновано векторний метод моделювання несправностей, який характеризується паралелізмом аналізу несправностей, як адрес, при аналізі логічної схеми, що дозволяє суттєво зменшити складність алгоритму моделювання до квадратичної оцінки.

7. Практична цінність результатів дослідження та їх впровадження

Виконано верифікацію розумних структур даних та алгоритмів моделювання на десятках схем та функціональних елементів з бібліотеки ISCAS. Запропоновані моделі та методи апробовані на десятках конференцій у напрямку EDA, де отримали високі оцінки провідних вчених планети за доказову базу, оригінальність та практичну спрямованість методів для ринку електронних технологій. Моделі, методи та алгоритми реалізовано мовою Python, вони пройшли верифікацію на десятках прикладів комбінаційних схем та складних логічних функціональностей. Обмеження представлених механізмів моделювання несправності та синтезу тестів пов'язані з розмірністю логічного вектора, який потребує великого обсягу візуальної верифікації процедур моделювання.

Результати дисертації у складі векторних методів синтезу тестів і логічного моделювання цифрових компонентів SoC впроваджені у навчальний процес Харківського національного університету радіоелектроніки (акт про впровадження від 15.01.2024).

8. Перелік наукових праць, які відображають основні результати дисертації.

Основні положення та результати дисертаційної роботи достатньо повно відображені у 33 друкованих працях, серед яких 2 розділи у закордонній монографії, що індексується Scopus, 2 статті в міжнародних наукових журналах за кордоном, 9 – у наукових журналах, включених до «Переліку наукових фахових видань України», з них 2 – категорії А, що входять до наукометричної бази Web of Science; а також 20 тез доповідей у матеріалах міжнародних наукових конференцій, з них 18 входять до науково-метричної бази Scopus. У роботах, опублікованих у співавторстві, здобувачу належать наступні результати.

Список публікацій здобувача, в яких опубліковані основні наукові результати дисертації:

1. Hahanov I., Iemeljanov I., Liubarskyi M., Hahanov V. Qubit Description of the Functions and Structures for Service Computing Synthesis. Cyber Physical Computing for IOT-driven Services / V. Hahanov. Springer Cham, 2018. P. 71-93. DOI: https://doi.org/10.1007/978-3-319-54825-8_4 (Scopus, ORCID).

– удосконалений метод синтезу тестових наборів для виявлення несправностей цифрових схем в процесі діагностування приладу;

2. Hahanov I., Bani Amer T., Iemelianov I., Liubarskyi M., Hahanov V. QuaSim Cloud Service for Quantum Circuits Simulation. Cyber Physical Computing for IOT-driven Services / V. Hahanov. Springer Cham, 2018. P. 135-147. DOI: https://doi.org/10.1007/978-3-319-54825-8_6 (Scopus, ORCID).

– система моделювання справної поведінки цифрових схем на основі використання списку несправностей, представлених кубітними векторними адресами;

3. Хаханов В.И., Обризан В.И., Зайченко С.А., Хаханов И.В. MQT-автомат для анализа больших данных. АСУ та прилади автоматики. 2014. Вип. 168. С. 64-72. (Фахове видання)

– векторні структури даних для аналізу справної поведінки та усунення несправностей у логічних комбінаційних схемах;

4. Хаханов И.В., Литвинова Е.И. Синтез и анализ «квантовых» моделей цифровых систем. АСУ та прилади автоматики. 2015. Вип. 172. С. 56-70. (Фахове видання)

– метод синтезу векторно-квантових моделей цифрових схем для паралельного моделювання несправностей;

5. Литвинова Е.И., Хаханов И.В. Квантовый компьютер для проектирования цифровых систем. Радиоэлектроника та інформатика. 2015. №4. С.42-45. (Фахове видання)

– моделі квантово-векторного комп'ютерингу для суттєвого підвищення продуктивності проектування та верифікації цифрових схем;

6. Tamer B.A., Хаханов И.В., Литвинова Е.И., Смелянов И.В. Кубитные модели описания цифровых устройств. АСУ та прилади автоматики. 2016. Вип. 174. С. 24-41. (Фахове видання)

– моделі та методи аналізу цифрових схем, описаних за допомогою векторно-кубітних структур даних;

7. Любарский М.М., Абдуллаев В.Г., Хаханов В.И., Чумаченко С.В., Литвинова Е.И., Хаханов И.В. Синтез и анализ логических X-функций. Радиоэлектроника та інформатика. 2018. №2. С. 35-44. (Фахове видання)

– методи аналізу логічних функцій спеціального типу для вирішення задач синтезу та моделювання тестів перевірки несправностей;

8. Хаханова А. В., Абдуллаев В., Хаханов В.И., Чумаченко С.В., Литвинова Е.И., Хаханов И.В. Дедуктивный анализ векторных моделей логических функций и социальных отношений. Изв. НАН РА и НПУА. Сер. ТН. 2022. Т. LXXV, N2. С. 252–265. DOI: 10.53297/0002306X-2022.v75.2-252. (Закордонне видання Академії наук Вірменії. Proceedings of the Republic of Armenia National Academy of Sciences and National Polytechnic University of Armenia Series of Technical Sciences).

– адаптація дедуктивного аналізу активності логічних функцій для аналізу відношень у соціальних групах;

9. Хаханова Г.В., Чумаченко С.В., Рахліс Д.Ю., Хаханов И.В., Хаханов В.И. Квантові цифро-аналогові обчислення. Радиоэлектроника, інформатика,

управління. 2022. № 4. С. 40-60. (Фахове видання. Web of Science, WOS:000913220000004. Категорія А).

– векторні логічні моделі та методи їх аналізу для паралельного моделювання несправностей, як адрес, цифрових схем та елементів;

10. Хаханов В.І., Чумаченко С.В., Литвинова Є.І., Хаханова І.В., Хаханова Г.В., Шкіль О.С., Рахліс Д.Ю., Хаханов І.В., Шевченко О.Ю. Векторно-логічне моделювання несправностей. Радіоелектроніка, інформатика, управління. 2023. № 2. С. 37-51. DOI:10.15588/1607-3274-2023-2-5 (Фахове видання. Web of Science, категорія А).

– методи паралельного моделювання несправностей комбінаційних схем, які використовують розумні структури даних на основі логічного вектора;

11. Gharibi W., Hahanova A., Hahanov V., Chumachenko S., Litvinova E., Hahanov I. Vector-Deductive Memory-based Transactions for Fault-as-Address Simulation. *Elektronic modeling*. 2023. V. 45, № 1. P. 3-26. DOI: 10.15407/emodel.45.01.003. (Фахове видання. Категорія Б).

– архітектура in-memory комп'ютингу для паралельного моделювання несправностей як адрес, що використовує розумні структури даних, які дозволяють без моделювання визначати якість тесту функціонального елемента та схеми;

12. Gharibi W., Hahanova A., Hahanov V., Chumachenko S., Litvinova E., Hahanov I. Vector-Logic Synthesis of Deductive Matrices for Fault Simulation. *Elektronic modeling*. 2023. V. 45, № 2. P. 16-33. DOI: <https://doi.org/10.15407/emodel.45.02.016>. (Фахове видання. Категорія Б).

– матричний механізм побудови моделі цифрового пристрою або елемента для паралельного моделювання несправностей на основі використання матриці перекодування;

13. Gharibi W., Hahanov V., Chumachenko S., Litvinova E., Hahanov I., Hahanova I. Vector-logic computing for faults-as-address deductive simulation. *IAES International Journal of Robotics and Automation (IJRA)*. 2023. V. 12, No. 3. P. 274-288. DOI: <http://doi.org/10.11591/ijra.v12i3.pp274-288>

– метод in-memory векторно-логічного комп'ютингу для моделювання несправностей як адрес у логічних схемах та логічних елементах будь-якої розмірності, описаних розумними структурами даних;

Результати, які засвідчують апробацію матеріалів дисертації:

14. Hahanov I., Amer T. B., Hahanova I., Dementiev S., Arefiev A. Automaton MQT-model for virtual computer design. The Experience of Designing and Application of CAD Systems in Microelectronics, Lviv, Ukraine. 2015. P. 66-69. DOI: 10.1109/CADSM.2015.7230798. (Scopus)

– автомат на основі векторно-кубітних структур даних для побудови віртуального комп'ютингу обробки великих даних;

15. Gharibi W., Hahanov V., Litvinova E., Hahanov I. Quantum Structures for Digital Systems Synthesis. *Proceedings of IEEE East-West Design & Test*

Symposium (EWDTS-2015), Batumi, Georgia. 2015. P. 115-122. DOI: 10.1109/EWDTS.2015.7493180. (Scopus)

– векторно-кубітні структури даних для опису, аналізу та синтезу комбінаційних пристроїв;

16. Hahanov V., Yemelyanov I., Obrizan V., Hahanov I. "Quantum" diagnosis and simulation of SoC. 2015 XI International Conference on Perspective Technologies and Methods in MEMS Design (MEMSTECH), Lviv, Ukraine. 2015. P. 58-60. (Scopus)

– моделі опису цифрових схем та елементів за допомогою векторно-кубітних структур даних для підвищення продуктивності діагностування та моделювання дефектів;

17. Hahanov I., Iemelianov I., Gharibi W., Amer T. B. QuaSim – Cloud service for digital circuits simulation. 2016 IEEE East-West Design & Test Symposium (EWDTS), Yerevan, Armenia. 2016. P. 1-8. DOI: 10.1109/EWDTS.2016.7807667. (Scopus)

– хмарна система моделювання справної поведінки цифрових пристроїв на основі використання вхідних наборів як адрес;

18. Soklakova T., Iemelianov I., Amer T.B., Hahanov I. Technological Culture of Big Data. 2016 13th International Conference on Modern Problems of Radio Engineering, Telecommunications and Computer Science (TCSET), Lviv, Ukraine. 2016. P. 549-552. DOI: 10.1109/TCSET.2016.7452111. (Scopus)

– табличні моделі паралельної обробки великих даних, як адрес для ідентифікації тестів і патернів;

19. Hahanov I., Chumachenko S., Iemelianov I., Hahanov V., Larchenko L., Daniyil T. Deductive qubit fault simulation. 2017 14th International Conference The Experience of Designing and Application of CAD Systems in Microelectronics (CADSM), Lviv, Ukraine. 2017. P. 256-259. DOI: 10.1109/CADSM.2017.7916129. (Scopus)

– спосіб векторно-кубітного моделювання несправностей комбінаційних схем на основі векторних структур даних;

20. Hahanov V., Iemelianov I., Chumachenko S., Hahanov I., Hahanova I. Quantum sequencer for the minimal test synthesis of black-box functionality. 2017 IEEE East-West Design & Test Symposium (EWDTS), Novi Sad, Serbia. 2017. P. 1-6. DOI: 10.1109/EWDTS.2017.8110148. (Scopus)

– метод генерації перевіряльних тестів для функціональних елементів на основі векторно-кубітних структур даних;

21. Hahanov V., Litvinova E., Chumachenko S., Hahanov I., Hahanova A. Methods for quantum analysis of digital circuits. 2018 14th International Conference on Advanced Trends in Radioelectronics, Telecommunications and Computer Engineering (TCSET), Lviv-Slavske, Ukraine. 2018. P. 790-796. DOI: 10.1109/TCSET.2018.8336317. (Scopus)

– векторно-квантові структури даних для опису цифрових елементів та схем з метою їх паралельної обробки для підвищення швидкодії;

22. Hahanov V., Hahanov I. at all. Quantum Deductive Fault Simulation. World Congress in Computer Science, Computer Engineering, & Applied Computing, Las Vegas. 2018. 7 p.

– удосконалений метод дедуктивного моделювання несправностей за рахунок подання даних за допомогою кубітно-векторних структур;

23. Hahanov V., Liubarskyi M., Gharibi W., Chumachenko S., Litvinova E., Hahanov I. Test Synthesis for Logical X-functions. 2018 IEEE East-West Design & Test Symposium (EWDTS), 2018. P. 1-9, DOI: 10.1109/EWDTS.2018.8524863. (Scopus)

– дослідження апарату X-функцій для синтезу тестів функціональних елементів, представлених векторами, на основі використання рівняння технічної діагностики;

24. Hahanov V., Hahanov I. et al. Quantum Mem-Computing for Design and Test. 2018 IEEE Globecom Workshops (GC Wkshps), Abu Dhabi, United Arab Emirates, 2018. P. 1-7, DOI: 10.1109/GLOCOMW.2018.8644256. (Scopus)

– архітектура in-memory комп'ютингу для розв'язання задач технічної діагностики на логічних векторних моделях;

25. Hahanov V., Man K. L., Liubarskyi M., Hahanov I., Chumachenko S. Qubit Minimization of Boolean Functions. Proceedings of the International MultiConference of Engineers and Computer Scientists, IMECS 2018. Hong Kong, 2018. Vol. II. P. 690-695.

– кубітна мінімізація булевих функцій на основі їхнього векторно-табличного подання;

26. Nacimahmud A.V., Khakhanova H., Hahanov I., Hahanov V., Chumachenko S., Litvinova E., Shevchenko O. Structure and Metrics of Emerging Computing. 2020 IEEE 15th International Conference on Advanced Trends in Radioelectronics, Telecommunications and Computer Engineering (TCSET), Lviv-Slavske, Ukraine, 2020. P. 920-925, DOI: 10.1109/TCSET49122.2020.235571. (Scopus)

– структура та метрика сучасного комп'ютингу для розв'язання завдань технічної діагностики, пов'язаних з генерацією тестів, моделюванням та пошуком несправностей;

27. Gharibi W., Hahanov V., Man K. L., Chumachenko S., Litvinova E., Hahanov I. Quantum Deterministic Computing. 2020 IEEE East-West Design & Test Symposium (EWDTS), Varna, Bulgaria, 2020. P. 1-6, DOI: 10.1109/EWDTS50664.2020.9224950. (Scopus)

– архітектура квантового детермінованого комп'ютингу, орієнтованого на ефективне паралельне розв'язання завдань технічної діагностики;

28. Hahanov V., Gharibi W., Karavay M., Ka Lok Man, Chumachenko S., Litvinova E., Tariq Hama Salih, Devadze, D., Hahanov I. Quantum Digital-Analogue Computing. 2021 IEEE East-West Design & Test Symposium

(EWDTS), Batumi, Georgia, 2021. P. 1-7. DOI: 10.1109/EWDTS52692.2021.9581044. (Scopus)

– архітектура квантового цифро-аналогового комп'ютингу для розв'язання задач моделювання тестових наборів з метою визначення повноти покриття несправностей;

29. Hahanov V., Gharibi W., Chumachenko S., Litvinova E., Abdullayev V. H., Tariq Hama Salih, Hahanov I. Vector-qubit models for SoC logic-structure testing and fault simulation. 2021 IEEE 16th International Conference on the Experience of Designing and Application of CAD Systems (CADSM), Lviv, Ukraine, 2021. P. 24-28. DOI: 10.1109/CADSM52681.2021.9385266. (Scopus)

– сімейство векторно-кубітних моделей цифрових пристроїв та елементів для розв'язання задач тестування та моделювання несправностей;

30. Hahanov V., Litvinova E., Shevchenko O., Chumachenko S., Khakhanova H., Hahanov I. Vector Models for Modeling Logic Based on XOR-Relations. 2022 IEEE 16th International Conference on Advanced Trends in Radioelectronics, Telecommunications and Computer Engineering (TCSET), Lviv-Slavske, Ukraine, 2022. P. 823-828. DOI: 10.1109/TCSET55632.2022.9766894. (Scopus)

– процедури побудови моделі елементів та схем на основі використання хор-операцій між компонентами структури даних;

31. Gharibi W., Hahanov V., Devadze D., Litvinova E., Hahanov I. Deductive Matrix Synthesis for Fault Simulation. 2023 17th International Conference on the Experience of Designing and Application of CAD Systems (CADSM), Jaroslaw, Poland, 2023. P. 6-10. DOI: 10.1109/CADSM58174.2023.10076506. (Scopus)

– механізми створення матриць для логічного моделювання несправностей як адрес, використовуючи матриці перекодування;

32. Hahanov V., Hahanov I., Miroshnyk A., Shkil A., Rakhlis D., Hahanova I. Modeling Faults as Addresses. 2023 IEEE East-West Design & Test Symposium (EWDTS), Batumi, Georgia, 2023. P. 1-7. DOI: 10.1109/EWDTS59469.2023.10297037. (Scopus)

– механізм обробки несправностей цифрових схем, структур та елементів без процедур моделювання на основі використання суперпозиції розумних структур даних;

33. Devadze D., Chumachenko S., Hahanov I., Davitadze Z., Litvinova E., Shevchenko O., Hahanov V., Hahanova A., Abdullayev V. H. In-Memory Fault-Free Vector Simulation. 2023 IEEE East-West Design & Test Symposium (EWDTS), Batumi, Georgia, 2023. P. 1-6. DOI: 10.1109/EWDTS59469.2023.10297076. (Scopus)

– метод справного моделювання текстових наборів як адрес на розумних структурах даних на основі використання логічних векторів елементів, розміщених у пам'яті.

9. Апробація основних результатів дослідження

Результати роботи були представлені та обговорені на наступних конференціях: IEEE East-West Design and Test Symposium 2015, 2016, 2017, 2018, 2019, 2020, 2021, 2023 (Georgia, Armenia, Serbia, Bulgaria); International Conference «The Experience of Designing and Application of CAD Systems in Microelectronics», CADSM 2015, 2017, 2021, 2023 (Lviv-Polyana, Ukraine); XI International Conference on Perspective Technologies and Methods in MEMS Design (MEMSTECH), Lviv, Ukraine, 2015; World Congress in Computer Science, Computer Engineering, & Applied Computing, Las Vegas, 2018; IEEE Globecom Workshops (GC Wkshps), Abu Dhabi, United Arab Emirates, 2018; IEEE 15th International Conference on Advanced Trends in Radioelectronics, Telecommunications and Computer Engineering (TCSET), Lviv-Slavske, Ukraine, 2018, 2020, 2022; International MultiConference of Engineers and Computer Scientists (IMECS), Hong Kong, 2018.

10. Оцінка структури дисертації, її мови та стилю викладення

Дисертація складається зі 168 сторінок (з них 118 представляють основний текст) і містить: 4 розділи, 77 рисунків, список джерел з 125 назв (на 15 с.), 4 додатки (на 19 с.), анотації на 11 с. й за структурою, мовою та стилем викладення відповідає вимогам МОН України.

У ході обговорення дисертації до неї не було висунуто жодних зауважень щодо самої суті роботи.

З урахуванням зазначеного, на науковому семінарі кафедри *Автоматизації проектування обчислювальної техніки ухвалили:*

1. Дисертація *Хаханова Івана Володимировича «Векторні методи синтезу тестів і логічного моделювання цифрових компонентів SoC»* є завершеною науковою працею, у якій розв'язано наукову задачу зменшення алгоритмічної складності синтезу тесту та оцінки його якості шляхом використання надлишковості розумних структур даних, що має важливе значення для галузі знань *12 – Інформаційні технології*. Використання read-write транзакцій на розумних структурах даних у пам'яті замість потужної системи команд процесора дозволяють усунути ітерації шиною даних між процесором та пам'яттю машини фон Неймана, що приводить до економії часу та енергії при вирішенні завдань проектування і тестування цифрових компонентів SoC.

2. У 33 наукових публікаціях повністю відображені основні результати дисертації, серед яких 2 розділи у закордонній монографії, що індексується Scopus, 2 статті в міжнародних наукових журналах за кордоном, 9 – у наукових журналах, включених до «Переліку наукових

фахових видань України», з них 2 – категорії А, що входять до наукометричної бази Web of Science; а також 20 тез доповідей у матеріалах міжнародних наукових конференцій, з них 18 входять до наукометричної бази Scopus.

3. Дисертація відповідає вимогам наказу МОН України № 40 від 12.01.2017р. «Про затвердження вимог до оформлення дисертації», Порядку присудження ступеня доктора філософії та скасування рішення разової спеціалізованої вченої ради закладу вищої освіти, наукової установи про присудження ступеня доктора філософії затвердженого постановою Кабінету Міністрів України № 44 від 12 січня 2022 року та вимогам ОНП 123 «Комп'ютерна інженерія (PhD)».

4. З урахуванням наукової зрілості та професійних якостей *Хаханова Івана Володимировича* дисертація «*Векторні методи синтезу тестів і логічного моделювання цифрових компонентів SoC*» рекомендується для подання до розгляду та захисту у разовій спеціалізованій вченій раді.

Рішення прийнято одногосно.

**Головуючий на науковому семінарі кафедри
Автоматизації проектування обчислювальної техніки**

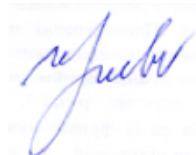
д-р техн. наук, професор



Світлана ЧУМАЧЕНКО

Експерти:

Д-р техн. наук, професор



Геннадій КРИВУЛЯ

Канд. техн. наук, доцент



Інна ФІЛІПЕНКО