

# ВІДГУК

## офіційного рецензента

кандидата технічних наук, доцента Барковської Олеси Юріївни  
на дисертаційну роботу Пшеничного Кирила Юрійовича  
на тему: «Моделі та методи верифікації темпоральних моделей кінцевих  
автоматів на мовах опису апаратури»,  
представлену на здобуття наукового ступеня доктора філософії  
за спеціальністю 123 – Комп'ютерна інженерія  
галузь знань 12 – Інформаційні технології

**1.Актуальність роботи** та важливий внесок проведених досліджень у розвиток сучасних цифрових технологій проектування та верифікації систем реального часу визначає те, що сучасні цифрові системи стають все складнішими, широко використовуються в критично важливих галузях, таких як медицина, промисловість, авіація та автомобілебудування, де точність і швидкість реакції є критично важливими. Верифікація та діагностика таких систем забезпечують їхню безпеку та ефективність. Окрім того, скорочення часу на проектування та верифікацію цифрових систем є важливим аспектом, який впливає на конкурентоспроможність продуктів. Використання розроблених методів та моделей дозволяє зменшити час на верифікацію, підвищуючи якість тестування та надійність кінцевого продукту. Запропоновані моделі та методи верифікації темпоральних параметрів часових автоматів з використанням формальних методів та апарату асерцій є інноваційними та забезпечують значне скорочення часу та довжини діагностичних експериментів. Це сприяє підвищенню якості та надійності тестування цифрових систем.

Об'єктом дослідження є процеси проектування та діагностування керуючих автоматів у пристроях логічного управління реального часу.

Предметом дослідження є моделі та методи проектування і верифікації HDL-моделей темпоральних керуючих автоматів.

В роботі використано наступний математичний апарат - теорія графів,

теорія автоматів, технічна діагностика.

Ринкова привабливість дослідження полягає у зменшенні часу проєктування через використання запропонованих шаблонів часових автоматів та часу верифікації використання м асерційних конструкцій.

**Метою дослідження** є проєктування, верифікації та діагностики систем реального часу на базі моделей кінцевих автоматів з допомогою впровадження шаблонів на мовах опису апаратури, які використовуються для синтезу пристроїв реального часу.

Для досягнення поставленої мети були вирішені поставлені задачі:

- розроблено HDL шаблони на базі дискретних автоматів для розв’язання завдання проєктування цифрових пристроїв реального часу;
- розроблено методи верифікації темпоральних параметрів кінцевих часових автоматів на базі апарату асерцій;
- розроблено методи тестопридатного проєктування кінцевих часових автоматів за рахунок введення апаратурної надлишковості на етапі проєктування;
- розроблено програмний комплекс автоматизації запропонованих методів верифікації та проєктування.

Практичну значущість дисертації підтверджує те, що на основі результатів дослідження на підприємстві ТОВ «ТІМДЕВ» було створено програмний модуль з використанням фреймворка Molybden на замовлення клієнта з галузі EDA для розроблення моделей логічного керування реального часу. Програмний модуль використовується для створення та візуалізації темпоральних графів переходів та подальшої генерації HDL коду моделі пристрою, що розробляється (акт про впровадження від 12.04.2024).

Результати дисертації в складі проєктування пристроїв реального часу впроваджені в навчальний процес Харківського національного університету радіоелектроніки (акт про впровадження від 25.01.2024).

**2. Оцінка змісту дисертації, її завершеності в цілому, стилю викладення результатів і оформлення.**

Дисертація має 4 розділи. Перший розділ присвячено аналітичному огляду за темою проєктування цифрових систем реального часу. Другий розділ роботи присвячено розробленню моделей та методів обробки зовнішніх подій у системах логічного управління реального часу, які описані через використання автоматних шаблонів. Моделювання проводилося з використанням системи моделювання EDA Playground. У третьому розділі виконано проєктування систем реального часу за допомогою асерцій та методів формальної верифікації, запропоновано методику розстановки асерційних точок у HDL моделі часових автоматів. Розроблені моделі апробовано та перевірено на моделях часових автоматів моделювання м у середовищі Aldec Riviera Pro 2022, що також наведено у третьому розділі. У четвертому розділі розглянуто методи тестопридатного проєктування часових керуючих автоматів через введення додаткових апаратних витрат на етапі проєктування HDL моделі.

Матеріал, викладений у чотирьох розділах повністю описує та доводить самостійність роботи автора над такими питаннями, як моделювання цифрових систем логічного управління з обробкою зовнішніх подій з невідомою тривалістю, створення трьохкомпонентного HDL шаблону часового автомата з подіями з невідомою тривалістю, застосовування механізму властивостей та асерцій мови System Verlog, підвищення діагностованості цифрового пристрою реального часу завдяки введенню апаратурної надлишковості, верифікація моделей пристроїв реального часу з обробкою зовнішніх подій із недетермінованою тривалістю.

Перелік посилань має 103 джерела. Текст дисертаційної роботи викладено грамотною, технічною мовою логічно та послідовно. Структура дисертації, мова та стиль викладення відповідають вимогам, щодо оформлення дисертацій доктора філософії. Застосована в роботі наукова термінологія є загальновизнаною, стиль викладення результатів теоретичних і практичних досліджень, нових наукових положень, висновків і рекомендацій забезпечує доступність їх сприйняття та використання. В цілому дисертація є закінченою науковою працею, що відповідає вимогам спеціальності 123 Комп'ютерна інженерія.

**3. Обґрунтованість та достовірність наукових положень, висновків, сформульованих у дисертації** підтверджується достатньою кількістю проведених експериментів, точністю розрахунків, апробацією результатів на міжнародних науково практичних конференціях, впровадженням результатів в освітній процес.

Результати роботи були представлені та обговорені на таких конференціях: XXIII Міжнародний молодіжний форум «Радіоелектроніка і Молодь у XXI столітті»; IEEE East West Design and Test Symposium 2021; 12th International Science and Technical Conference «Information Systems and Technologies» IST 2023. Основні положення та результати дисертаційної роботи досить повно відображені у 8 друкованих працях, серед яких, 5 у наукових журналах, включених до «Переліку наукових фахових видань України», з них 1 категорії А, що входять до наукометричної бази Scopus; 4 категорії Б, а також 3 тез доповідей у матеріалах міжнародних наукових конференцій.

Дисертантом було отримано наступні нові наукові результати:

1. Розроблено моделі верифікації темпоральних параметрів часових автоматів за допомогою апарату асерцій та формальних методів верифікації

що суттєво скоротило час верифікації через скорочення пошуку помилкової HDL конструкції.

2. Набули подальший розвиток моделі та методи моделювання цифрових систем логічного управління з обробкою зовнішніх подій з невизначеною тривалістю, що дозволило значно розширити клас подієвих пристроїв логічного керування, які можуть бути представлені часовими автоматними моделями.

3. Набули подальший розвиток моделі побудови легкотестованого часового автомату на основі введення апаратурної надлишковості у HDL опис, що суттєво скоротило довжину тестової послідовності шляхом підвищення керованості графової моделі часового автомату.

4. Удосконалено трьохкомпоненту HDL модель кінцевого часового автомату з використання синтезуючої підмножини мов Verilog та VHDL, що на відміну від наявних моделей, розширило клас систем логічного управління

реального часу, які описуються за допомогою часових автоматів.

Всі проведені експерименти спрямовані на скорочення часу проєктування та верифікації, а відповідно на зменшення часу виходу готового цифрового виробу на ринок (time to market), що є світовим трендом у сфері автоматизації проєктування обчислювальної техніки.

#### ***4. Дотримання академічної доброчесності.***

За результатами аналізу дисертації та наукових публікацій Пшеничного К.Ю. порушення академічної доброчесності не виявлено. Елементи фальсифікації чи фабрикації тексту в роботі відсутні.

#### ***5. Зауваження щодо матеріалів дисертації.***

1. В підрозділі 1.2 не наведено конкретних процедур врахування часових параметрів при автоматизованому проєктуванні керуючих автоматів в системах логічного управління.

2. Не показаний спосіб переходу від специфікації систем реального часу до моделей часових автоматів.

3. При класифікації зовнішніх подій часових автоматів не розглянуті так звані «аварійні події», які можуть привести систему логічного управління до аварійного стану.

4. Не наведено прикладів, які саме фізичні події в системах логічного управління є синхронними або асинхронними.

5. Не наведено процедури перетворення властивостей моделей формальної верифікації в TestBench при верифікації реальної HDL-моделі.

6. Немає обґрунтування вибору місць асерційних точок при переході від формального опису до темпорального графу переходів.

7. Відсутні порівняльні характеристики, які б показували як використання легкотестованої моделі часового автомата допомогло зменшити час діагностики.

8. Використання методу повного перебору для знаходження циклу Гамільтона у розділі 4 є неоптимальним з точки зору часових витрат.

## 6. Загальні висновки по дисертації.

Незважаючи на зазначені зауваження, вважаю, що дисертаційна робота Пшеничного Кирила Юрійовича «Моделі та методи верифікації темпоральних моделей керуючих автоматів на мовах опису апаратури», подана на здобуття наукового ступеня доктора філософії з галузі знань 12 Інформаційні технології за спеціальністю 123 Комп'ютерна інженерія є завершеним самостійним дослідженням, в якому отримані нові науково обґрунтовані теоретичні та практичні результати, що у сукупності забезпечують розв'язання актуальної задачі проектування та верифікації цифрових пристроїв логічного керування з використанням HDL шаблонів часових автоматів. Вирішені практично-наукові задачі, такі, як зменшення часу проектування цифрових пристроїв реального часу через використання готових HDL шаблонів, а також використання асерційних підходів для зменшення часу верифікації і часу виходу пристрою на ринок, що підтверджує значущість проведених дисертаційних досліджень.

Все вищезазначене повністю відповідає пунктам 6-9 «Порядку присудження ступеня доктора філософії та скасування рішення разової спеціалізованої вченої ради закладу вищої освіти, наукової установи про присудження ступеня доктора філософії», затвердженого Постановою Кабінету Міністрів України від 12.01.2022 р. № 44.

Здобувач Пшеничний Кирил Юрійович заслуговує на присудження йому ступеня доктора філософії в галузі знань 12 – Інформаційні технології за спеціальністю 123 – Комп'ютерна інженерія.

### Рецензент:

кандидат технічних наук, доцент,  
доцент кафедри електронних обчислювальних машин  
Харківського національного університету  
радіоелектроніки МОН України

Підпис доц. Барковської О. Ю.  
засвідчую



Олеся БАРКОВСЬКА

Ірина ЖАРІКОВА