

**Рішення**  
**разової спеціалізованої вченої ради ДФ 64.052.010**  
**про присудження ступеня доктора філософії**

Разова спеціалізована вчена рада ДФ 64.052.010 Харківського національного університету радіоелектроніки Міністерства освіти і науки України, м. Харків, прийняла рішення про присудження ступеня доктора філософії у галузі знань 12 Інформаційні технології на підставі прилюдного захисту дисертації «Векторні методи синтезу тестів і логічного моделювання цифрових компонентів SoC» за спеціальністю 123 Комп'ютерна інженерія 27 квітня 2024 року.

**Хаханов Іван Володимирович**, 1997 року народження, Україна, освіта вища: закінчив у 2019 році Харківський національний університет радіоелектроніки та отримав ступінь магістра з відзнакою за спеціальністю Спеціалізовані комп'ютерні системи, аспірант кафедри автоматизації проектування обчислювальної техніки Харківського національного університету радіоелектроніки Міністерства освіти і науки України з 2020 року до теперішнього часу.

Дисертацію виконано на кафедрі автоматизації проектування обчислювальної техніки у Харківському національному університеті радіоелектроніки Міністерства освіти і науки України, м. Харків.

Науковий керівник – Литвинова Євгенія Іванівна, доктор технічних наук, професор, професор кафедри автоматизації проектування обчислювальної техніки Харківського національного університету радіоелектроніки.

Здобувач має 33 наукових публікації за темою дисертації: 11 статей в журналах (з них 9 статей у виданнях, включених до переліку наукових фахових видань України, з них 2 статті з присвоєнням категорії «А» та індексованих базою Web of Science, 2 статті у періодичних виданнях, включених до переліку наукових фахових видань України з присвоєнням категорії «В»); 2 статті у інших виданнях (Вірменія, Indonesia) та 20 – в матеріалах міжнародних конференцій, серед них 18 доповідей, що опубліковані в матеріалах міжнародних наукових конференцій, які індексуються базою Scopus.

*Наукові публікації, в яких опубліковані  
основні наукові результати дисертації*

1. Литвинова Е.И., Хаханов И.В. Квантовый компьютеринг для проектирования цифровых систем. *Радіоелектроніка та інформатика*. 2015. №4. С.42-45. (Фахове видання)
2. Хаханова Г.В., Чумаченко С.В., Рахліс Д.Ю., Хаханов І.В., Хаханов В.І. Квантові цифро-аналогові обчислення. *Радіоелектроніка, інформатика, управління*. 2022. № 4. С. 40-60. (Фахове видання. Web of Science, WOS:000913220000004. **Категорія А**)
3. Хаханов В.І., Чумаченко С.В., Литвинова Є.І., Хаханова І.В., Хаханова Г.В., Шкіль О.С., Рахліс Д.Ю., Хаханов І.В., Шевченко О.Ю. Векторно-логічне моделювання несправностей. *Радіоелектроніка, інформатика, управління*. 2023. № 2. С. 37-51. DOI:10.15588/1607-3274-2023-2-5 (Фахове видання. Web of Science, **категорія А**).
4. Gharibi W., Nahanova A., Nahanov V., Chumachenko S., Litvinova E., Nahanov I. Vector-Deductive Memory-based Transactions for Fault-as-Address Simulation. *Elektronic modeling*. 2023. V. 45, № 1. P. 3-26. DOI: 10.15407/emodel.45.01.003. (Фахове видання. **Категорія Б**).
5. Gharibi W., Nahanova A., Nahanov V., Chumachenko S., Litvinova E., Nahanov I. Vector-Logic Synthesis of Deductive Matrices for Fault Simulation. *Elektronic modeling*. 2023. V. 45, № 2. P. 16-33. DOI: <https://doi.org/10.15407/emodel.45.02.016>. (Фахове видання. **Категорія Б**).

У дискусії взяли участь голова і члени разової спеціалізованої вченої ради:

1. Голова разової ради: ГОРОХОВАТСЬКИЙ Володимир Олексійович, доктор технічних наук, професор кафедри інформатики Харківського національного університету радіоелектроніки.

Зауваження:

1. У дисертації не зовсім виправдано використання ряду термінів: векторні методи, розумні структури даних, великі дані та ін.

2. Вирішення науково-практичної задачі зменшення алгоритмічної складності щодо синтезу тесту, що заявлено у роботі, не у повній мірі підкріплено якимось конкретним критерієм чи кількісним експериментом.

2. Рецензент НЕВЛЮДОВ Ігор Шакирович, доктор технічних наук, професор, завідувач кафедри комп'ютерно-інтегрованих технологій Харківського національного університету радіоелектроніки.

Зауваження:

1. В розділі 1 недостатньо чітко сформульовано поняття розумних даних, походження самого терміну і його обґрунтування.

2. З матеріалів дисертації не зовсім ясно, яку максимальну кількість входів логічного елемента можна обробити за допомогою програми синтезу карти тестування на основі логічного вектора.

3. Потребують додаткових пояснень паралелізм обробки несправностей у цифровій структурі, його метрика і чим він відрізняється від відомого алгоритму моделювання несправностей.

4. Не зовсім зрозуміло, чи дозволяє програма моделювання несправностей обробляти схеми з глобальними зворотними зв'язками.

5. Потребує додаткових пояснень економічність структур даних для побудови карти тестування функціональності та моделювання несправностей схемної структури. Які з них є більш економічними? Як співвідносяться обчислювальні складності зазначених методів моделювання?

6. Не зрозуміло, як можна використовувати два методи моделювання несправностей для діагностування дефектів у цифрових виробках.

7. Бажано було б більш детально обґрунтувати, яка найкраща стратегія використання методу моделювання схеми для верифікації цифрових проектів: на системному рівні опису проекту або на фізичному рівні імплементації проекту в залізо.

8. Не обґрунтовано, чи можна за допомогою карт тестування, на основі логічного вектора, визначати несправності в з'єднувальних кабелях між платами або кристалами складної цифрової системи.

9. Доцільно було б показати, що потрібно зробити для того, щоб запропоновані методи тестової верифікації з'явилися на ринку EDA-технологій. Чи планується створення HDL-інтерфейсу?

10. Які існують обмеження для введення візуальної схемної структури за допомогою інтерфейсу GUI? Яким чином ввести графічну інформацію про велику схему, яка займає більше, ніж один екран за площею?

11. В дисертаційній роботі недостатньо чітко описано практичну реалізацію розроблених методів та структур даних, зокрема мовою Python.

12. У висновках по роботі немає інформації про порівняння отриманих в дисертації результатів з результатами аналогічних досліджень, про оцінку їх ефективності.

**3.** Опонент ЛЕОНОВ Сергій Юрійович, доктор технічних наук, професор, професор кафедри комп'ютерної інженерії та програмування Національного технічного університету «Харківський політехнічний інститут».

Зауваження:

1. Логічний вектор може описати як функцію, так і структуру. Не зовсім зрозуміло, чи це означає, що програма синтезу карти тестування може побудувати тест для перевірки несправностей переходів графової структури.

2. В роботі не показано, якою є складність алгоритму синтезу мінімального тесту за картою тестування логічної функціональності. Не ясно, чи можна за картою тестування визначити тест мінімального покриття функціональності для його використання як testbench.

3. Не зрозуміло, що по суті означають активні координати дедуктивної матриці, та чи можна їх використовувати для побудови тесту покриття функціональності?

4. Не зовсім зрозуміло, чи містить матрична процедура побудови карти тестування паралельні або суто послідовні операції обробки координат матриць?

5. В роботі не показано, чим відрізняється дедуктивна матриця від матриці активності логічної функціональності. Чи можна на матриці активності збудувати карту тестування?

6. Якою є мета використання матриці перекодування, яка є матрицею відстаней між тестовими наборами та вектор-адресами таблиці істинності?

7. Потребують додаткових пояснень такі питання: якою є вартість побудови карти тестування цифрової структури шляхом синтезу для неї логічного вектора; якими в цьому випадку будуть обчислювальні витрати на побудову вектора?

8. Якою є вартість побудови карти тестування для функціональних послідовносних елементів з пам'яттю: регістрів, лічильників, тригерів, лутів FPGA, інших елементів пам'яті?

9. Якою є максимальна кількість ліній комбінаційної схеми, яка може бути оброблена за допомогою програми моделювання несправностей, як адрес?

10. Як моделюються складні цифрові структури, які мають збіжні розгалуження, зворотні зв'язки, елементи пам'яті, чи впливають вони на складність алгоритму і на час моделювання несправностей і справної поведінки.

4. Опонент МІРОШНИК Марина Анатоліївна, доктор технічних наук, професор, професор кафедри теоретичної та прикладної системотехніки Харківського національного університету імені В. Н. Каразіна.

Зауваження:

1. Розумна структура даних – це суперпозиція двох таблиць істинності, матриць активізації та логічного вектора, що використовуються з метою спрощення алгоритмів моделювання. Не зовсім зрозуміло, чи є якісь обмеження на використання запропонованих розумних структур даних.

2. У дисертації пропонується in-memory моделювання тестових наборів та несправностей, як адрес, що базується на read-write транзакціях розумних структур даних з метою синтезу тесту та оцінки його якості. З іншого боку, всі алгоритми та структури даних реалізовані у мовному середовищі Python. Потребує додаткових пояснень дане протиріччя, пов'язане з використанням команд універсального процесора на додаток до read-write транзакцій.

3. Дедуктивне моделювання було запропоновано 60 років тому. Чим відрізняється ваш метод від запропонованого раніше Армстронгом та його послідовниками: Ubar, Pomeranz, Navabi.

4. В роботі наведено шістнадцять типів несправностей сучасних обчислювальних пристроїв на кристалах. Запропоновані моделі та методи обслуговують лише один тип – логічні константні несправності змінних та ліній схеми. Не зовсім зрозуміло, що пропонується робити з іншими типами несправностей, які є на кристалі.

5. У проектуванні і тестуванні використовуються три основні форми опису процесів та явищ: таблична, аналітична, графова. У роботі запропоновано векторно-логічну модель, що є складовою більш об'ємної моделі – таблиці істинності. Не зовсім зрозуміло у чому переваги векторно-логічної моделі порівняно з табличною або векторною моделями для вирішення задач технічної діагностики?

6. Потребує більш детальних пояснень обчислювальна складність підготовки схемного опису до моделювання несправностей як адрес. Скільки це займає ручного та машинного часу, наприклад, для формування моделі з 20 елементів.

7. Швидкодія логіки процесора завжди більша, ніж цикл звернення до пам'яті. Якщо реалізувати запропоновані алгоритми в пам'яті, то вони матимуть більший час моделювання цифрових схем та елементів. Не зовсім зрозуміло, у чому тоді переваги розроблених методів, орієнтованих на моделювання несправностей у пам'яті.

8. У списку використаних джерел багато опублікованих робіт з квантового комп'ютингу, не ясно які стосунки вони мають до векторно-логічного моделювання несправностей.

9. Варто було б додатково показати, у яких завданнях дисертації досить просте рівняння технічної діагностики дає відчутний практичний результат.

5. Опонент ОПАНАСЕНКО Володимир Миколайович, доктор технічних наук, професор, провідний науковий співробітник Інституту кібернетики ім. В. М. Глушкова НАН України.

Зауваження:

1. Машинне навчання впроваджується у всі сфери людської діяльності, включаючи перебірні завдання технічної діагностики. Не зовсім зрозуміло, чи можна використовувати ML-механізми для отримання мінімального тесту покриття всіх несправностей схеми або логічного елемента на основі розумних структур даних, що включають таблицю істинності?

2. Не ясно, чи існують обмеження на представлення процесів та явищ за допомогою адрес для їх обробки на розумних структурах даних. Чи можна, наприклад, обробляти затримки несправностей елементів?

3. В роботі не показано, яка обчислювальна складність отримання логічного вектора цифрової вентиляльної структури, що містить 10 вхідних змінних.

4. Не зовсім зрозуміло, для чого потрібно моделювати кратні несправності входів або ліній схеми, коли достатньо визначити всі поодинокі несправності, які покривають, як правило, всі кратні.

5. Якщо розглядати BIST-технологію SoC, краще вставляти в IP-core карту тестування або тривіальну процедуру її генерації.

6. Зважаючи на великий розмір карти тестування бажано було б розглянути питання її зменшення до прийнятних розмірів, які доступні для сприйняття людиною.

7. Не ясно, як можна безпосередньо використовувати карту тестування для автоматичного діагностування несправностей у цифровому виробі. Чи потрібна для цього модифікація форми карти тестування, наприклад, до структури таблиці функцій несправностей.

8. Бібліотека ISCAS-конференції містить тисячі benchmarks. Не ясно, чому в роботі використовується лише кілька екземплярів схем із неї для тестування моделей та методів, які не показують статистику щодо часу моделювання.

9. Якщо додати до моделі параметр часу, наскільки ускладниться алгоритм моделювання цифрової структури по відношенню до статичної моделі, яка використовується в роботі?

10. Конвертор відповідності тест-несправності використовується для перевірки цифрових проєктів. Не зовсім зрозуміло, які завдання він вирішує та чим він кращий або гірший за карту тестування.

11. Карта тестування є певним кроком на шляху автоматичного синтезу testbench. Треба зрозуміти, які завдання ще потрібно вирішити на цьому шляху.

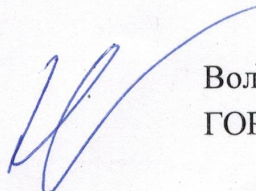
Результати відкритого голосування:

"За" 5 членів ради,  
"Проти" 0 членів ради,  
"Утрималось" 0

Здобувач та дисертаційна робота відповідає вимогам пунктів 6, 7, 8 і 9 Порядку присудження ступеня доктора філософії та скасування рішення разової спеціалізованої вченої ради закладу вищої освіти, наукової установи про присудження ступеня доктора філософії, затвердженого Постановою КМУ від 12.01.2022 р. №44.

На підставі результатів відкритого голосування разова спеціалізована вчена рада ДФ 64.052.010 присуджує Хаханову Івану Володимировичу ступінь доктора філософії у галузі знань 12 Інформаційні технології за спеціальністю 123 Комп'ютерна інженерія.

Голова разової спеціалізованої  
вченої ради

  
Володимир  
ГОРОХОВАТСЬКИЙ

Підпис засвідчую  
Проректор з наукової роботи  
Харківського національного  
Університету радіоелектроніки

  
Юрій РОМАНЕНКОВ

