



# ДОСЛІДНИЙ ЗРАЗОК МОДУЛЯ АДАПТИВНОЇ ЦИФРОВОЇ ПРОСТОРОВО-ЧАСОВОЇ ОБРОБКИ СИГНАЛІВ НА ТЛІ АДИТИВНОЇ СУМІШІ МАСКУВАЛЬНИХ ШУМОВИХ ТА ПАСИВНИХ ЗАВАД

## ПРИЗНАЧЕННЯ

Модуль адаптивної просторово-часової обробки сигналів призначений для покращення основних тактико-технічних характеристик радіолокаторів цивільного і військового призначення в умовах дії завад. Як показують розрахунки та напівнатурні експерименти, у порівнянні з існуючими системами захисту від завад, розроблений модуль дозволяє на 20–25% збільшити дальність виявлення повітряних цілей і точність вимірювання їх координат в умовах дії комбінованих завад.

## ПРИНЦИП ДІЇ

Захист від комбінованих завад базується на формуванні високо-ефективних (максимально правдоподібних) оцінок параметрів співмножників факторизованих уявлень матриць, обернених до кореляційної матриці завад, та їх регуляризованих різновидів. Ця технологія реалізується на уніфікованій структурно-алгоритмічній основі адаптивних решітчастих фільтрів (АРФ), придатних для використання в адаптивних системах захисту як від маскуючих активних, так і пасивних завад, а також для рішення інших завдань просторово-часової обробки сигналів в РЛС різного призначення.

## ОПИС ТЕХНОЛОГІЇ

У дослідному зразку модуля адаптивної цифрової просторово-часової обробки сигналів на сучасній елементній базі реалізовано квазі-ньютонівський алгоритм адаптації РЛС до гаусівських завад з заздалегідь невідомими параметрами на основі адаптивного решітчастого фільтра (АРФ). Модуль складається з послідовно з'єднаних апаратно-програмного блоку (АПБ) адаптивної цифрової просторової обробки (АЦПО) сигналів на тлі шумових завад та АПБ адаптивної цифрової часової обробки (АЦЧО) сигналів на тлі пасивних завад.

АПБ АЦПО побудовано на базі налагоджувальної плати V7 EK-V7-VC707 фірми Xilinx із високошвидкісною мікросхемою – вентиляльною матрицею (FPGA) типу XC7VX485T-2FFG1761C, що дозволило реалізувати алгоритми із розпаралелюванням процесів. Це суттєво (на один–два порядки) покращило швидкодію блоку АЦПО та його ефективність, в тому числі при наявності неідентичностей компенсційних модулів фазованої антенної решітки.

АПБ АЦЧО побудовано на базі налагоджувальної плати MDSEVM6678L фірми Texas Instruments із високошвидкісною мікросхемою восьмиядерного сигнального процесора (СП) DSP TMS320C6678. Кожне з 8 ядер працює з тактовою частотою 1 ГГц і забезпечує швидкодію операцій із фіксованою крапкою кожного ядра до 44,8 GMAC, а із плаваючою крапкою – до 22.4 GFLOP. Вони мають по дві високошвидкісні пам'яті (кеш-пам'яті) рівня L1 ємністю по 32 КБ кожна, локальну пам'ять рівня L2 512 КБ та 4 МБ спільної для всіх ядер оперативної пам'яті СП.



## СФЕРИ ЗАСТОСУВАННЯ

Галузь застосування: РЛС контролю повітряного простору і управління повітряним рухом військового і цивільного призначення.

## СТУПІНЬ ГОТОВНОСТІ

Модуль адаптивної ЦПЧО сигналів на тлі шумових і пасивних завад після відповідної доробки може бути використаний в якості основи для створення адаптивної системи захисту від завад у складі радіолокаційних систем контролю повітряного простору й управління повітряним рухом.

За результатами досліджень отримано схвальні відгуки від наступних провідних вітчизняних підприємств, що виробляють радіолокаційну техніку:

- ◆ «Науково-виробничого комплексу «Іскра»;
- ◆ «Науково-дослідного інституту радіолокаційних систем «Квант-Радіолокація»;
- ◆ «Науково-дослідного інституту «Квант».

