

Міністерство освіти і науки України
Харківський національний університет радіоелектроніки

ТАМЕР АБДЕЛЬМАДЖІД САЛЕХ БАНІ-АМЕР

УДК 658: 512.011: 681.326: 519.713

**ХМАРНИЙ СЕРВІС-КОМП'ЮТИНГ ДЛЯ ТЕСТУВАННЯ І
МОДЕЛЮВАННЯ SOC-КОМПОНЕНТІВ**

05.13.05 – комп'ютерні системи та компоненти

Автореферат дисертації на здобуття наукового ступеня
кандидата технічних наук

Харків – 2017

Дисертацією є рукопис.

Роботу виконано у Харківському національному університеті радіоелектроніки, Міністерство освіти і науки України.

Науковий керівник: доктор технічних наук, професор
Хаханов Володимир Іванович, Харківський національний університет радіоелектроніки, професор кафедри автоматизації проектування обчислювальної техніки.

Офіційні опоненти: доктор технічних наук, професор
Мірошник Марина Анатоліївна, Український державний університет залізничного транспорту МОН України, завідувач кафедри спеціалізованих комп'ютерних систем;

доктор технічних наук, професор
Хажмурадов Манап Ахмадович, Національний науковий центр “Харківський фізико-технічний інститут” НАН України, начальник відділу математичного моделювання та дослідження ядерно-фізичних процесів і систем.

Захист відбудеться “05” липня 2017 року о 15.00 годині на засіданні спеціалізованої вченої ради Д64.052.01 у Харківському національному університеті радіоелектроніки за адресою: 61166, м. Харків, пр. Науки, 14.

З дисертацією можна ознайомитися в бібліотеці Харківського національного університету радіоелектроніки за адресою: 61166, м. Харків, пр. Науки, 14.

Автореферат розісланий **“03” червня** 2017 року.

Учений секретар
спеціалізованої вченої ради

О.А. Винокурова

ЗАГАЛЬНА ХАРАКТЕРИСТИКА РОБОТИ

Актуальність теми. Мотивація пов'язана зі створенням загальної картини розвитку комп'ютерингу в просторі та часі для прогнозування інноваційних трендів в даній області. Кожен 20 років змінюється технологічний уклад розвитку людства в планетарному масштабі. Тут комп'ютеринг відіграє визначальну роль, масштабуючись в останні 60 років у три просторових рівня: Single, Network and Global. Перший рівень розвивається за сценарієм: Personal Computing, Mobile Computing and Interface Computing (embedded braine-computer interface – убудований мозкоподібний комп'ютерний інтерфейс). Другий рівень визначається компонентами: Network Computing, Cloud Computing and Cyber Physical Computing. Третій рівень містить: Internet Computing, Internet of Things Computing and Internet of Nature Computing (Cyber Nature Computing). Відповідно до запропонованого сценарію, протягом поточних 20 років (2010-2030) вченим необхідно вирішити такі проблеми: 1) Створення вбудованого інтерфейсу для безпосереднього спілкування людського мозку з комп'ютером. 2) Розробка кіберфізичних систем моніторингу та управління всіма соціально-технологічними процесами і явищами, у тому числі транспортом і соціальними групами. 3) Створення глобального мозку людства в рамках культури Cyber Nature Computing для точного моніторингу та оптимального управління всіма природними і штучними процесами та явищами. Дисертаційна робота пов'язана з хмарної реалізацією нової технології проектування і тестування цифрових систем на основі використання векторної (кубітної, квантової) форми опису функцій і структур, орієнтованої на імплементацію комбінаційних схем (reusable logic) в елементах пам'яті.

Проблеми проектування, тестування, діагностування та відновлення працездатності цифрових систем розглядаються в публікаціях вчених: Y. Zorian, M. Abramovichi, J. Bergeron, Z. Navabi, A. Jerraya, D.B. Armstrong, P. Prinetto, J. Abraham, H. Fujiwara, T. Nishida, X. Wang, А.Петренко, Р. Убар, А. Ivanov, О. Романкевич, Д. Сперанський, А. Матросова, П. Пархоменко, J. P. Roth, В. Мелікян, С. Шукурян, В. Тарасенко, М. Коровай, О. Палагін, В. Опанасенко, В. Харченко, Л. Дербунівіч, В. Ярмолік, Р. Шейнаукас, Н. Євтушенко, Р. Базилевич, Г. Кривуля.

Науково-практична задача дослідження полягає у приведенні опису функцій і структур до єдиної одновимірної кубітно-векторної метрики в цілях технологічного вирішення задач синтезу й аналізу обчислювальних пристроїв шляхом виконання паралельних логічних операцій в рамках memory-driven computing.

Зв'язок роботи з науковими програмами, планами, темами. Розробка теми дисертації здійснювалася відповідно до планів держбюджетних НДР і господарських договорів, виконуваних на кафедрі автоматизації проектування обчислювальної техніки Харківського національного

університету радіоелектроніки в період з 2014 року, в тому числі: 1) Договір про дружбу та співробітництво між ХНУРЕ та корпорацією «Aldec Inc.» (USA) №04 від 01.11.2014; 2) Держбюджетна НДР «Мультипроцесорна система пошуку, розпізнавання та прийняття рішень для інформаційної комп'ютерної екосистеми», д/б № 269 (2011-2013), №ДР 0111U002956; 3) Фундаментальна НДР «Персональний віртуальний кіберкомп'ютер та інфраструктура аналізу кіберпростору», №258 (2012-2014). 4) SEIDA BAITSE "Baltic Academic IT Security Exchange", Blekinge Institute of Technology, Sweden. 5) Curricula Development for New Specialization: Master of Engineering in Microsystems Design 530785-TEMPUS-1-2012-1-PL-TEMPUS-JPCR MastMST (2012-2016). 6) State grant from Ministry of Education and Science of Ukraine "Cyber Physical System Smart Cloud Traffic Control" № 0115U-000712 (2015-2017).

Мета і задачі дослідження. Метою даного дослідження є істотне підвищення виходу придатної продукції і якості програмно-апаратних виробів за рахунок створення інфраструктури хмарних сервісів моделювання, тестування і відновлення працездатності на основі використання векторних структур даних адресованих функціональних елементів і підвищення швидкодії кубітних методів синтезу та аналізу.

Для досягнення поставленої мети необхідно вирішити такі задачі:

- 1) розробка моделі та визначення напрямів сталого розвитку кіберфізичного комп'ютерингу для прогнозування аттракторів в області ІТ-індустрії на основі просторово-часового аналізу технологічних процесів;
- 2) удосконалення векторних моделей кубітного представлення структур і компонентів цифрових систем на основі адресного кодування вхідних сигналів для підвищення технологічності та швидкодії моделювання;
- 3) розробка методів синтезу та аналізу векторних описів цифрових схем на основі використання кубітних покриттів для вирішення задач тестування і верифікації;
- 4) розробка хмарної інфраструктури сервісного обслуговування для online проектування і верифікації цифрових проектів з метою зменшення періоду налагодження (time-to-market) HDL-коду;
- 5) здійснення тестової верифікації компонентів хмарної інфраструктури сервісного обслуговування, а також методів моделювання, синтезу та аналізу на реальних прикладах цифрових схем і компонентів.

Об'єкт дослідження – процеси і явища паралельної обробки комбінаційних і послідовностних елементів для синтезу, аналізу, тестування, діагностування та ремонту цифрових виробів на основі використання векторних структур даних.

Предмет дослідження – кубітно-векторні моделі опису комбінаційних і послідовностних схем, методи та інфраструктури для синтезу, аналізу, тестування і ремонту цифрових систем.

Методи дослідження: архітектури комп'ютерів, булева алгебра, теорія множин, теорія графів, теорія цифрових автоматів, квантово-кубітні методи

обчислень і структури даних – для побудови моделей цифрових пристроїв; векторно-логічний аналіз, теорія алгоритмів, методи, засоби, мови проектування і моделювання цифрових систем – для синтезу та аналізу; методи і критерії якості створення обчислювальних проектів – для оцінювання тестопридатності цифрових виробів; засоби синтезу схем і аналізу кубітних покриттів – для верифікації програмно-апаратної інфраструктури хмарних сервісів.

Наукова новизна отриманих результатів:

1. Вперше запропоновано модель та напрями сталого розвитку кіберфізичного комп'ютингу для прогнозування аттракторів в області IT-індустрії, що базуються на просторово-часовому аналізі технологічних процесів, які характеризуються трьома фазами розвитку і дають можливість прогнозувати майбутні тренди розвитку кіберкультури.

2. Удосконалено векторні моделі кубітного представлення структур і компонентів цифрових систем, що відрізняються адресним кодуванням вхідних сигналів і дозволяють істотно підвищити технологічність та швидкодію побудованих на їх основі процедур синтезу й аналізу.

3. Удосконалено метод інтерпретативного паралельного моделювання компонентів цифрових систем на кристалах, який відрізняється застосуванням автоматної МАТ-моделі, що використовує тільки адресовні структури пам'яті та операції транзакції. Це дає можливість істотно підвищити швидкодію засобів моделювання, тестування і верифікації.

4. Удосконалено методи синтезу тестів і моделювання несправностей, які відрізняються паралельним виконанням логічних регістрових операцій над кубітними покриттями схемних компонентів, що дає можливість істотно зменшити час генерування вхідних наборів і тестування пристрою.

Практичне значення отриманих результатів. Створено прототип хмарної інфраструктури сервісного обслуговування для online проектування і верифікації цифрових проектів, яка відрізняється візуалізацією цифрових схем і доступністю мікросервісів моделювання для зменшення періоду налагодження HDL-коду. Виконано тестову верифікацію хмарної інфраструктури сервісного обслуговування, а також методів тестування, моделювання, синтезу та аналізу на реальних прикладах цифрових схем і компонентів. Використано мови програмування: SWIFT, C++, Verilog, Python 2.7 і платформи: Microsoft Windows, X Window і Macintosh OS X. Доказово представлена спроможність отриманих результатів щодо підвищення швидкодії процедур синтезу структур даних та інтерпретативного адресного моделювання цифрових схем, що дає можливість на 15% зменшити час налагодження HDL-проектів в процесі проектування SoC.

Отримані в процесі досліджень наукові висновки та положення дисертації є обґрунтованими і достовірними. Обґрунтованість підтверджується певною кількістю проведених експериментів, тестуванням і моделюванням реальних функціональних модулів з відкритих бібліотек компаній і конференцій. Достовірність наукових висновків підтверджується інтеграцією розробленої

технології аналізу і верифікації з сервісами проектування компанії Aldec. Результати дисертації в складі моделей, методів та інфраструктури впроваджено в навчальний процес Харківського національного університету радіоелектроніки (довідка про впровадження від 06.03.2017); в науково-дослідну і виробничу діяльність компанії Aldec, USA (довідка про впровадження від 16.12.2016).

Особистий внесок здобувача. Всі основні результати отримані здобувачем особисто. У роботах, опублікованих зі співавторами, здобувачеві належать: [1] – метрика аналізу Big Data, структури великих даних для їх паралельного аналізу на основі мультиматричного процесора; [2] – векторно-кубітні моделі опису функціональних цифрових схем; [3] – метод синтезу Q-тестів по кубітному покриттю функціональностей; [4] – процесорні структури для паралельного аналізу Q-покриттів з метою формування оптимального рішення; [5] – кубітні моделі опису графових структур для паралельного аналізу і синтезу обчислювальних архітектур; [6] – хмарні структури даних і модель кіберфізичної системи для вирішення проблем управління ресурсами; [7] – хмарний сервіс квантово-векторного моделювання цифрових пристроїв на основі кубітного опису функцій примітивів; [8] – моделі сталого розвитку кіберфізичних комп'ютерних систем для імплементації програмно-апаратних мікросервісів проектування цифрових систем на кристалах; [9] – структури даних для опису функціональності у вигляді кубітних векторів; [10] – структури даних і алгоритм моделювання на основі використання memory-qubit-transaction моделі обчислювальних процесів; [11] – MQT модель віртуального хмарного процесора для інтерпретативного моделювання цифрових систем; [12] – структури даних для функціонального тестування та діагностування критичних систем керування; [13] – хмарна структура моніторингу та керування транспортом на основі віртуальної інфраструктури забезпечення дорожнього руху; [14] – інфраструктура розумного керування ресурсами; [15] – модель кіберкомп'ютинга для хмарної реалізації мікросервісів моделювання і тестування цифрових пристроїв; [16] – структури даних для хмарного моніторингу та управління освітніми ресурсами; [17] – опис кіберкомп'ютинга як нового бренду IoT-ринку; [18] – моделі, метод і алгоритм кубітного моделювання комбінаційних і послідовних схем.

Апробація результатів дисертації. Основні результати дисертації доповідалися на наукових конференціях різного рівня, що мають безпосереднє відношення до теми дисертаційної роботи: 1-3) IEEE East-West Design and Test Symposium 2014 (Ukraine), 2015 (Georgia), 2016 (Armenia); 4) XX Міжнародний молодіжний форум «Радіоелектроніка і молодь у XXI столітті» 2016, Україна; 5) the 11-th IEEE International Conference TCSET 2016 Slavsk, Ukraine; 6) Conference of Microtechnology and Thermal Problems in Electronics (Microtherm), Poland, 2015; 7) IEEE 4th Mediterranean Conference on Embedded Computing, 2015, Budva, Montenegro; 8) the 4th International Academic Congress “Science and Education in the Modern World”, 2015, New Zealand, Auckland; 9-10) 13th International Conference: The Experience of

Designing and Application of CAD Systems in Microelectronics, CADSM 2015, 2017, Lviv, Ukraine.

Публікації. Результати наукових досліджень відображено у 18 друкованих працях: 7 статтях у наукових фахових виданнях України (з них 6 статей входять до міжнародних наукометричних баз), 1 статті у міжнародному науковому журналі за кордоном, а також 10 міжнародних наукових конференціях (з них 5 за кордоном та 7 входять до наукометричної бази Scopus).

Структура та обсяг дисертації. Дисертаційна робота містить 192 сторінки (з них 149 с. основного тексту), 45 рисунків. Її структура складається з вступу, 4 розділів, висновків, списку використаних джерел з 140 назв (на 16 с.), 2 додатків (на 24 с.).

ОСНОВНИЙ ЗМІСТ РОБОТИ

Вступ містить обґрунтування актуальності розв'язуваної задачі, формулювання мети, об'єкта та задач дослідження, сукупність наукових результатів, що виносяться на захист, відомості про їх апробацію та реалізацію.

Перший розділ присвячено викладенню нової парадигми обчислень, орієнтованої на наближення даних до місць їх обробки. Описано архітектури обчислювальних платформ і реконфігурованого комп'ютингу, алгоритм проектування FPGA, види несправностей FPGA і методи їх виявлення, методи забезпечення відмовостійкості та відновлення працездатності.

У другому розділі запропоновано модель та напрями сталого розвитку кіберфізичного комп'ютингу для прогнозування аттракторів в області ІТ-індустрії.

Сталій розвиток зеленого комп'ютингу представлено в метриці простору і часу трьома історичними періодами (фазами), наведеними на рис. 1: 1) відображення (моніторинг) фізичних процесів і явищ, представлений сингулярним (Single Computing), мережевим (Network Computing) і глобальним комп'ютингом (Global Computing - Internet). Тут також фігурують поняття Desktop, Servers, Data Base; 2) управління фізичними процесами і явищами на основі e-infrastructure, цифрового моніторингу, представлене Cloud Computing, Cyber Physical Networks, Internet of Things. Цикл теперішнього часу, де основними учасниками є Gadget, Laptop, Data Centers, Big Data; 3) створення інтелектуальних кіберфізичних процесів і явищ під керуванням кібермозку планети, представлено Brain Computing, Robotic Networks, Internet of Nature (World). Очікується поява Massive Quantum-Atomic Computing, Brain-Computer Interface, Atomic Data Center Networks, Smart Big Data Networks. На рис. 1 також наведено вектори розвитку зеленого комп'ютингу, оформлені в такі фазові трансформації за трьома історичними періодами: 1) Single Computing – Cloud Computing – Brain Computing. 2) Network Computing – Cyberphysical Computing – Network Robotic Computing. 3) Internet Computing – Internet of Things – Internet of Nature. 4) Data based Computing – Big Data Computing – Smart Data Computing. Розвиток комп'ютингу має історично виражені фази:

1) сингулярний комп'ютинг; 2) мережевий комп'ютинг; 3) глобальний комп'ютинг; 4) кіберфізичний комп'ютинг; 5) сервіс-комп'ютинг - початок нового циклу. Комп'ютинг – це технологія інтерактивного моніторингу та управління процесами і явищами для досягнення мети за заданою програмою без (прямої) участі людини. Основа комп'ютингу – транзакційна взаємодія адресованих даних (компонентів пам'яті) для досягнення поставленої мети.

Модель комп'ютингу: <Пам'ять, Адреса, Транзакція>. Адреса – субстанція, яка визначає структуру координатами компонентів у віртуальному чи реальному просторі. Транзакція – цілеспрямований процес прийому-передачі даних між адресованими компонентами структурованої пам'яті для реалізації функціональності або сервісу. Пам'ять – будь-яка фізична субстанція, здатна зберігати, приймати і передавати дані, як віртуальну сутність. Універсальне характеристичне рівняння комп'ютингу (комп'ютера), оперує єдиною адресною транзакцією (зчитування-запис) даних між джерелом і приймачем:

$$M(Y_i) = Q_i [M(X_i)].$$

Тут $W = \langle M, Q, X, Y \rangle$ – структура, яка містить адресовні компоненти пам'яті: M – пам'ять комп'ютингу; Q – пам'ять функціональних примітивів – квантів; X – пам'ять адрес вхідних змінних примітивів; Y – пам'ять адрес вихідних змінних примітивів.

У третьому розділі запропоновано векторні моделі кубітного представлення структур і компонентів цифрових



Рисунок 1 – Комп'ютинг у сталому розвитку

систем та методи синтезу тестів і моделювання несправностей. Формат структурного кубітного компонента цифрової схеми $Q^* = (X, Q, Y)$ містить інтерфейс (вхідні та вихідні змінні), а також кубіт-вектор Q , що задає функцію $Y = Q(X)$, розмірність якого визначається ступеневою функцією від кількості вхідних ліній $k = 2^n$. Новизна кубітної форми полягає в заміні невпорядкованих по рядках таблиць істинності функціональних елементів векторами упорядкованих станів виходів. Наприклад, якщо функціональний примітив має двійкову таблицю, то йому можна поставити у відповідність кубіт або Q -покриття: $Q = (1110)$:

$$\begin{array}{ccc}
 X_1 & X_2 & Y \\
 0 & 0 & 1 \\
 C = 0 & 1 & 1 \rightarrow Q = (1110) \\
 1 & 0 & 1 \\
 1 & 1 & 0
 \end{array}$$

Дизрапторна ідея, покладена в основу досліджень, полягає в заміні множини вхід-вихідних відповідностей таблиці істинності кубітним вектором адресовних вихідних станів, рис. 2. Примітивізм і компактність кубітної векторної форми (Q-coverage) диктує застосування тільки простих паралельних регістрових операцій над його вмістом: (not, shift, or, and, xor) для вирішення всіх задач синтезу та аналізу цифрових виробів. Q-покриття є векторна форма опису поведінки цифрового пристрою, де кожен розряд має адресу, що формується двійковими станами його вхідних змінних:

$$Q = (Q_1, Q_2, \dots, Q_i, \dots, Q_n), Q_i = \{0, 1\}, Q_i = Q(i), i = (X_1 X_2, \dots, X_i, \dots, X_n).$$

Q-тест є векторною формою неявного завдання тестових послідовностей цифрового пристрою, де координати вектора формують впорядковану послідовність двійкових наборів, що подаються на вхідні змінні за правилом:

$$Q_i = Q(i) = \begin{cases} 1 \rightarrow (X_1 X_2, \dots, X_i, \dots, X_n) = i, \\ 0 \rightarrow (X_1 X_2, \dots, X_i, \dots, X_n) = \emptyset. \end{cases}$$

Формальний Q-алгоритм синтезу тестів для константних несправностей функціонального примітиву на основі використання Q-покриття містить такі пункти: 1) Інвертування Q-покриття: $Q_i = \bar{Q}_i, i = \bar{1}, 2^n$. 2) Упорядкування інверсного Q-покриття для кожної з n вхідних змінних $Q_j = S_j(\bar{Q}), j = \bar{1}, n$. Процедура зводиться до виконання операцій логічного зсуву (shift) на кубітному векторі, кожна з яких має власний алгоритм для даної вхідної змінної, що ілюструється наступною схемою для трьох входів, рис. 3.

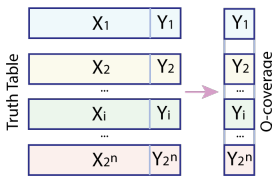


Рисунок 2 – Таблиця істинності та кубітне покриття

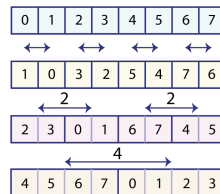


Рисунок 3 – Операції зустрічного зсуву на регістрах

Другий рядок адресними індексами задає процедуру обміну даними між сусідніми координатами кубіт-вектора шляхом зустрічного зсуву вмісту двох сусідніх координат, що формує тест-вектор для першої вхідної змінної. Третій рядок ілюструє обмін даними між сусідніми парами координат кубіт-вектора

шляхом зустрічного зсуву їх вмісту, що формує тест-вектор для другої вхідної змінної. Четвертий рядок задає обмін даними між сусідніми тетрадами координат кубіт-вектора шляхом зустрічного зсуву їх вмісту, що формує тест-вектор для третьої вхідної змінної. 3) Отримання T-векторів для кожної з n вхідних змінних шляхом порівняння з вихідним кубітним покриттям функціонального елемента: $T_j = Q \oplus \overline{Q}_j, j = \overline{1, n}$. 4) Отримання Q-тесту функціональності шляхом логічного об'єднання T-векторів для кожної вхідної змінної: $T = \bigvee_{j=1}^n T_j$.

Інтегрально алгоритм безумовного синтезу тестів для функціональних елементів, заданих кубітними покриттями компактно може бути записаний у вигляді такої формули: $T = \bigvee_{j=1}^n [Q \oplus \overline{Q}_j S_j(\overline{Q})]$. Обчислювальна складність безумовного алгоритму синтезу тестів на основі послідовного використання регістрових логічних операцій (not - shift - pхog - or) для функціонального елемента, описаного кубіт-вектором, представлена наступним виразом: $q = n + n \times 2^n + n + n = n(2^n + 3)$. Тут n – кількість змінних; перший доданок визначає обчислювальну складність операції 1) інверсії; другий – 2) логічний зсув для перестановки станів координат кубіт-вектора відносно кожної з n вхідних змінних; третій – 3) pхog-порівняння отриманих тест-векторів з вихідним кубіт-покриттям функціонального елемента; четвертий – 4) об'єднання тест-векторів для вхідних змінних. Послідовний алгоритм зустрічного зсуву даних в кубітних покриттях для отримання Q-тестів вхідних змінних має три вкладених цикли: 1) Завдання i-номера вхідної змінної або кроку 2^i для зустрічного зсуву даних в кубіті: $i = \overline{1, n}$. 2) Формування циклу обробки кубіта з уже заданим кроком 2^i (2,4,8,16 ...), кратним ступеня двійки: $j = 0, 2^n - 1, 2^i$. Залежно від номера вхідної змінної i формуються такі послідовності індексу $j=f(i)$: [(0,2,4,6 ...), (0,4,8,12 ...), (0,8,16,32 ...)]. 3) Завдання циклу зустрічного зсуву даних для пари сусідніх груп: $t = j, j + 2^{i-1} - 1$. Значення індексу $t=f(i,j)$: обробка кубіта першої змінної – (0,0; 2,2; 4,4 ...), другої змінної – (0,1; 4,5; 8,9 ...), третьої змінної – (0,3; 8,11; 16,19 ...). Виконання операцій зсуву за допомогою використання буферного регістру B (рис. 4): $(B_t = Q_{i,t+j}) \rightarrow (Q_{i,t+j} = Q_{i,t}) \rightarrow (Q_{i,t} = B_t)$. Кінець алгоритму зсуву даних в регістрах.

На рис. 5 представлений секвенсор синтезу тестів для функціональних елементів, заданих кубітними покриттями. Він містить модуль керування, який розподіляє чотири синхроімпульси, створюючи цикл генерації тесту, що передбачає виконання 4 паралельних операцій послідовно: 0) Початкова стартова операція, що ініціюється сигналом Start, передбачає завантаження в регістр кубітного покриття. 1) Потім синхроімпульс Clk N активує виконання операції інверсії Not над вмістом регістру кубітного покриття. 2) Синхросигнал Clk S активує виконання операцій зустрічного зсуву над вмістом, в даному випадку трьох, регістрів, і отримання таких результатів: S_1 (not Q), S_2 (not Q), S_3 (not Q). 3) Потім синхросигнал Clk C ініціює виконання паралельних

операцій порівняння (в даному випадку для трьох регістрів) отриманих кандидатів в тест з початковим кубітним покриттям: $\text{nxor}(\text{not}Q, S_1)$, $\text{nxor}(\text{not}Q, S_2)$, $\text{nxor}(\text{not}Q, S_3)$. 4) Синхросигнал Clk U активує виконання ог-операції над кандидатами в тест, у даному випадку реалізацію логічного об'єднання вмісту трьох регістрів: $T = \text{or}[\text{nxor}(\text{not}Q, S_1), \text{nxor}(\text{not}Q, S_2), \text{nxor}(\text{not}Q, S_3)]$.

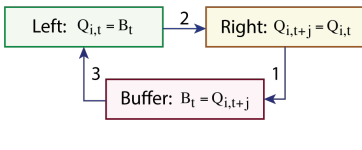


Рисунок 4 – Зустрічний зсув сусідніх частин кубіта

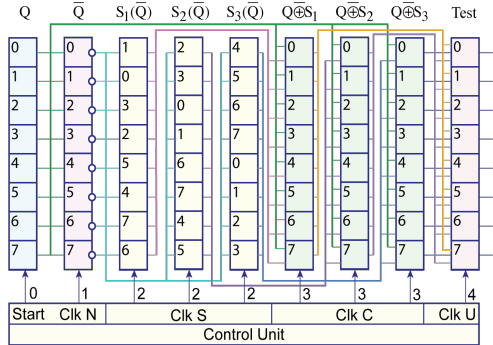


Рисунок 5 – Секвенсор синтезу тестів

Похідні за першою і другою змінною можна отримати, не розглядаючи вхідні набори таблиці істинності, використовуючи тільки логічні операції зустрічного зсуву і подальшої хог-операції над розрядами кубітного покриття $\{a,b\}=a\oplus b$, де a,b – сусідні підвектори кубіта $Q=(a,b)$. Так, для визначення всіх похідних першого порядку по кубітній формі логічної функції $f(x) = x_1 \vee x_1 \bar{x}_2$ отримуємо:

X_1	X_2	Y	Y	Y'_1	Y'_2
0	0	0	0	1	0
0	1	0 = (0011)	0	1	0
1	0	1	1	1	0
1	1	1	1	1	0

Інакше, для першої змінної необхідно хог-скласти, зсунути один щодо одного дві половинки першого стовпчика, а результат записати в обидві зсувані симетричні області $\{a,b\}=a\oplus b$, $(1,1)=00\oplus 11$. Для другої змінної слід розглядати пари сусідніх координат стовпчика а загальний результат записувати в кожні зсувані симетричні області-біти $\{a,b\}=a\oplus b$: $(0,0)=0\oplus 0=0$, $(0,1)=1\oplus 1=0$. Таким чином, результат підсумовування буде загальним для кожної пари взаємодіючих підвекторів, розмірність яких визначається номером даної змінної, від 0 до $2^n - 1$.

Запропоновано технологічно простий метод синтезу тестів на основі взяття похідних по кубітним покриттям функціональних елементів без розгляду станів вхідних змінних. 1) Початкове завдання логічної функціональності

кубітним покриттям. 2) Виконання операцій зустрічного зсуву частин кубіт-вектора і подальшого покоординатного хог-підсумовування для отримання векторів похідних для кожної вхідної змінної. 3) Логічне об'єднання векторів похідних, що формує тест-вектор, рівний за розміром кубітному покриттю. 4) У разі необхідності отримання мінімального тесту вирішується завдання покриття (вже на матриці кубіт-похідних) шляхом знаходження мінімальної кількості пар одиничних координат кубіт-вектора всіх змінних, де пара одиниць повинна перевіряти одиночні константні несправності кожного входу. Процедура вибору пари одиниць в кубіт-похідній визначається наявністю двох представників, по одному від будь-якої парної і будь-якої непарної частин вектора. Нижче наведено результати синтезу тесту для логічної функції від трьох змінних, заданої рівнянням: $f(x) = \bar{x}_2\bar{x}_3 \vee x_1x_2x_3$, що має кубітне покриття (10001001):

X_1	X_2	X_3	Y	Y'_1	Y'_2	Y'_3	T				
0	0	0	1	0	1	1	1	X_1	X_2	X_3	Y
0	0	1	0	0	0	1	1	0	1	1	0
0	1	0	0	0	1	0	1	1	1	1	1
0	1	1	0	1	0	0	1	0	1	0	0
1	0	0	1	0	1	1	0	0	0	0	1
1	0	1	0	0	1	1	0	0	0	1	0
1	1	0	0	0	1	1	0	0	0	1	0
1	1	1	1	1	1	1	1				

З урахуванням виконання пункту 3 алгоритм синтезу дає мінімальний тест перевірки вхідних змінних, який містить 5 наборів, що представлено стовпцем T , а також продубльовано в явному вигляді правою таблицею. Об'єднаний тест перевіряє всі константні несправності вхідних змінних, а також може бути використаний для діагностування несправностей, оскільки для істотних входів всі похідні-вектори будуть різними.

Дедуктивний аналіз несправностей цифрових структур використовується для визначення якості тесту щодо введеного класу несправностей, як правило, одиночних константних. Запропоновано технологічну реалізацію дедуктивного моделювання на кубітній формі завдання функціональностей, яка відрізняється від аналогів паралелізмом виконання логічних операцій, а також можливістю застосування методу для будь-яких цифрових структур.

Сукупність кубіт-похідних для всіх вхідних змінних, обчислених по кубітному покриттю, являє собою кубітну матрицю для реалізації дедуктивного методу моделювання несправностей. Рядок матриці формує умови для транспортування списків несправностей від зовнішніх входів до виходу за правилом: одиничні значення створюють об'єднання вхідних списків, а нульові сигнали вказують на входи, списки яких повинні бути відняті з

результату об'єднання. Наявність всіх нульових сигналів в рядку створює умови перетину вхідних списків між собою. Як приклад пропонується побудова дедуктивних формул транспортування списків несправностей від вхідних змінних до виходу функціональності, заданої вхідними наборами, кубітним покриттям з векторними похідними:

x_1	x_2	x_3	Y	X_1	X_2	X_3
0	0	0	1	0	1	1
0	0	1	0	0	0	1
0	1	0	0	0	1	0
0	1	1	0	1	0	0
1	0	0	1	0	1	1
1	0	1	0	0	1	1
1	1	0	0	0	1	1
1	1	1	1	1	1	1

У загальному випадку формула дедуктивного моделювання логічних функціональностей, представлених у вигляді кубітних векторів, має такий вигляд:

$$L = \bigvee_{i=1}^{2^n} (x_{i1} \wedge x_{i2} \wedge \dots \wedge x_{ij} \wedge \dots \wedge x_{in}) \wedge (X_{i1} \vee X_{i2} \vee \dots \vee X_{ij} \vee \dots \vee X_{in}),$$

$$L = \bigvee_{i=1}^{2^n} (x_{i1} \wedge \dots \wedge x_{in}) \wedge (X_{i1} \vee \dots \vee X_{in}),$$

$$L = x \wedge X, x = x_{ij}, X = X_{ij}, i = \overline{1, 2^n}, j = \overline{1, n}.$$

Тут L – список вихідних несправностей; x – матриця вхідних тестових наборів; X – матриця кубітних похідних від кубітного покриття; n – кількість вхідних змінних.

Алгоритм побудови дедуктивної формули для заданої функціональності містить наступні пункти: 1) Завдання кубіт-вектора функціональності. 2) Обчислення кубіт-похідних для вхідних змінних з метою отримання відповідної матриці. 3) Формування аналітичної або матрично-векторної форми обчислення вихідних списків несправностей шляхом логічного множення матриць вхідних тестових впливів і матриці похідних.

На рис. 6 представлений процесор кубітного моделювання цифрових пристроїв, що містить структури: справного інтерпретативного моделювання, дедуктивного аналізу несправностей, призначеного для оцінки якості тесту і побудови таблиці несправностей, а також модулів тестування і діагностування дефектів на стадіях проектування і експлуатації.

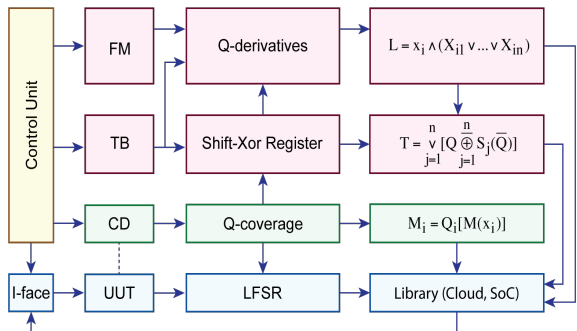


Рисунок 6– Процесор кубітного моделювання цифрових пристроїв

Основна відмінність від існуючих рішень полягає у використанні Q -покриття, представленого у формі вектора станів функціональності, що дає можливість істотно підвищити швидкість моделювання за рахунок виконання паралельних регістрових операцій. Control

Unit – пристрій управління симулятором, який синхронізує роботу блоків справного моделювання та структурних компонентів дедуктивного аналізу несправностей. FM – Fault Matrix, матриця вхідних несправностей розглянутої функціональності цифрового пристрою. TB – Test Bench, упорядкована сукупність вхідних перевіряльних послідовностей, де поточний вхідний набір ідентифікується як x_i . CD – Circuit Description – схемний опис цифрового пристрою, де функціональні елементи представлені кубітними покриттями Q-coverage. Обробка останніх здійснюється блоком справного моделювання $M_i = Q_i[M(x_i)]$, який реалізує адресні транзакції між кубітним покриттям і вектором моделювання M. Результати справного моделювання вхідних наборів формують матрицю GM (Good simulation Matrix), яка записується в Library. Блок Shift-Xor Register формує матрицю похідних у кубітній формі (Q-derivatives), застосовуючи регістрові операції зсуву і xor. L-блок для створення вихідного списку несправностей використовує формулу аналізу вхідного набору і рядки матриці похідних $L = x_i \wedge (X_{i1} \vee \dots \vee X_{in})$.

У четвертому розділі пропонується метод інтерпретативного паралельного моделювання компонентів цифрових систем на кристалах.

Квантовий процесор може бути будь-якої кінцевої розмірності: вектор, матриця, куб. Для структури, що містить два виміри, він представлений матрицею стовпців або Q-векторів, які формують відповідні їм комірки M-вектора моделювання (рис. 7, ліва частина). Вектор M, спільно з X-вектором кортежів вхідних змінних примітивів створює структуру взаємних зв'язків між стовпцями-елементами. Адреса комірки Q-покриття, що формує стан невхідного і-розряду M-вектора, визначається вмістом комірок M-вектора, знайдених за адресами, заданими і-кортежем вектору вхідних змінних. Кожен вектор Q_i , так само як і кортеж X_i вектора номерів вхідних ліній, має адресний зв'язок з M_i -коміркою вектора моделювання. Квантовий процесор може входити компонентом до складу більш складної системи.

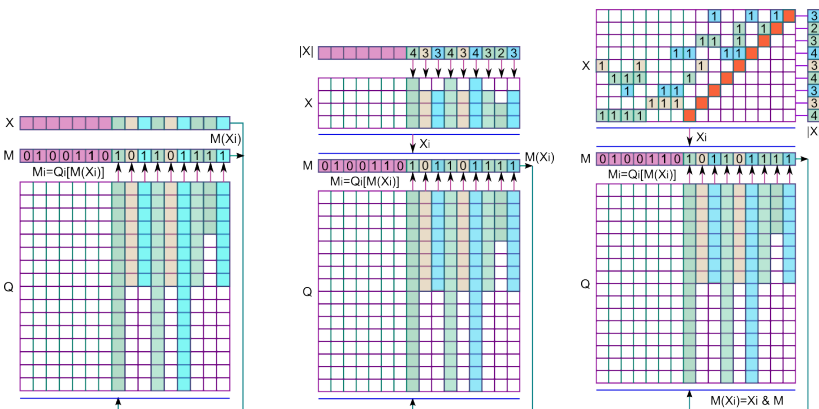


Рисунок 7 – Кубітні структури даних квантового процесора

Квантова модель процесора має структуру, наведену нижче.

$W = \langle Q, M, X \rangle$,

$Q = (Q_1, Q_2, \dots, Q_i, \dots, Q_n)$,

$Q_i = (Q_{i1}, Q_{i2}, \dots, Q_{ij}, \dots, Q_{ik_i})$;

$M = (M_1, M_2, \dots, M_i, \dots, M_n)$;

$X = (X_1, X_2, \dots, X_i, \dots, X_n)$,

$X_i = (X_{i1}, X_{i2}, \dots, X_{ij}, \dots, X_{im_i})$

$M_i = Q_i[M(X_i)]$; $k_i = 2^{m_i}$.

В аналітичній моделі W представлені:

1) Упорядкована адресно-доступна Q -сукупність квантових примітивів, які формують функціональність системи. 2) Вектор моделювання M , що зв'язує всі примітиви в єдину систему на основі ідентифікації еквівалентних ліній, які створюють формат з істотних змінних: вхідних, внутрішніх і вихідних. 3) Вектор X кортежів упорядкованих номерів вхідних змінних

для кожного квантового примітиву, які формують адреси доступу до комірок Q -векторів примітивів (рис. 7, ліва частина). Вектор кількості вхідних змінних примітиву $|X|$ формує адресний простір або довжину кожного Q -покриття. Його можна представити у вигляді таблиці кортежів вхідних змінних, які формують номери ліній вектора моделювання для обчислення адрес доступу до квантових покриттів (рис. 7, середня частина). Таблицю кортежів можна також представити у вигляді матриці масок входів, визначених у форматі вектора моделювання, для паралельного формування адрес і одночасного зчитування вихідних станів примітивів з матриці Q -покриттів (рис. 7, права частина). Зі структури X -матриці вхідних ліній видно, що кванти, які формують виходи: (8, 9, 10), (11, 12) і (13, 14) можна обробляти паралельно. 4) Характеристичне рівняння, що задає алгоритм функціонування квантового процесора на основі використання тільки операцій транзакції (зчитування-запис) між Q -векторами примітивів і вектором моделювання.

Схема цифрового пристрою, яка відповідає наведеному вище опису структур даних: M -вектор моделювання, X -матриця входів і Q -матриця покриттів, представлена на рис. 8. Вона містить 9 примітивів, кожен з яких має Q -покриття в формі квант-вектора, що реалізує певну функціональність.

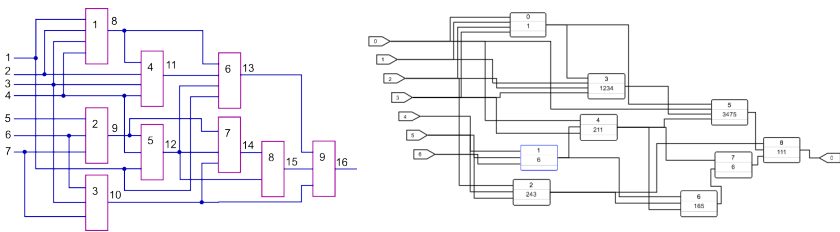


Рисунок 8 – Схемна модель цифрового пристрою

Алгоритм моделювання квантових примітивів цифрової системи використовує аналітичну структуру (k – кількість вхідних змінних i -примітиву, * – операція конкатенації бітів, A – адреса біта Q -вектора):

$$M_i = Q_i(A) \leftarrow A = \underset{j=1}{*} \underset{k}{M(X_{ij})} \leftarrow \begin{matrix} M \\ X_i \\ Q_i \end{matrix}$$

Даному аналітичному виразу можна поставити у відповідність наступні пункти алгоритму формування двійкових станів М-вектора моделювання цифрової схеми: 0) Ініціювання початкових умов і параметрів. 1) Завдання чергового набору двійкових станів на вхідних координатах вектора моделювання. 2) Визначення і-номера чергового оброблюваного примітиву шляхом виконання операції інкрементування. 3) Виконання процедури конкатенації станів бітів М-вектора, відповідних номерам вектора вхідних змінних X_i . Зчитування відповідного біта з функціонального кубіт-покриття Q_i за допомогою бінарної вектор-адреси сконкатенованих бітів М-вектора. Занесення зчитаного з кубіта біта у вектор моделювання M за адресою i . (М-вектор може мати координати з символами X , що дає можливість виконувати потрібне моделювання цифрових пристроїв для вирішення задач тестування і верифікації.) 4) Якщо не всі примітиви оброблені $i < n$, виконується перехід до пункту 2 алгоритму. 5) Якщо не всі вхідні набори оброблені $t < m$, виконується перехід до пункту 1. 6) Кінець моделювання.

Результати порівняльного тестування програмної реалізації методів за основними параметрами: час моделювання справної поведінки і несправностей, представлено діаграмами на рис. 9, 10.

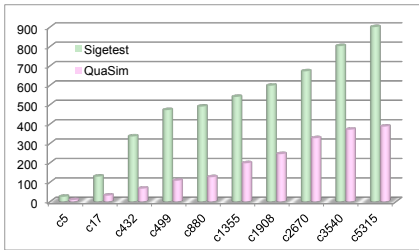


Рисунок 9 – Порівняльний аналіз методів справного моделювання

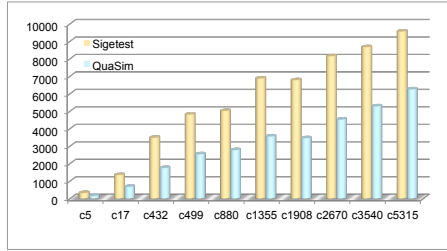


Рисунок 10 – Порівняльний аналіз методів моделювання несправностей

Моделювання здійснювалося для схем (c5, c17, c432, c499, c880, c1355, c1908, c2670, c3540, c5315) на 10 000 вхідних наборів: 1) базовий метод – програмний продукт SiGeTest [Хаханов В.І., Обрізан В.І., Мірошниченко Я.В., Мельникова О.В. SIGETEST – система моделювання тестів перевірки несправностей цифрових пристроїв // Каталог анотацій на розробки за матеріалами першого українсько-китайського форуму «Наука-виробництво».– Харків, ХНУРЕ.– 2007.– С. 25-26]; 2) кубітний метод моделювання, реалізація QuaSim. Одиниця виміру – мілісекунда. Виграш у швидкодії справного моделювання на 10 прикладах цифрових схем – не менше, ніж в два рази. Обидва методи використовують інтерпретативний алгоритм, орієнтований на імплементацію в програмовну логіку. Перевага програмної реалізації зазначеного алгоритму полягає в інтерактивному характері модифікації схемної структури в процесі виконання програми моделювання. Дедуктивні методи моделювання несправностей, при їх програмній реалізації, на порядок

складніші, ніж алгоритми справного моделювання. Тому кількість мілісекунд тут на порядок більше, ніж на попередній діаграмі. За швидкодією майже в два рази виграє нова реалізація дедуктивного методу QuaSim, яка використовує паралельні операції над кубітами функціональних елементів. Аналіз нових методів моделювання, в порівнянні з базовим, показав суттєві переваги у швидкодії, які, поряд з високою технологічністю паралельних операцій, ставлять їх у ряд перспективних напрямів memory-driven проектування цифрових систем на основі використання хмарного комп'ютингу.

Інтеграція моделей і методів кубітного аналізу із середовищем моделювання Riviera фірми Aldec Inc представлена на рис. 11. Нові структури даних і методи синтезу тестів, справного моделювання та аналізу несправностей, додані в систему, дозволяють удосконалити існуючий процес верифікації та на 12% скоротити час розробки цифрового виробу (time-to-market). У додатках

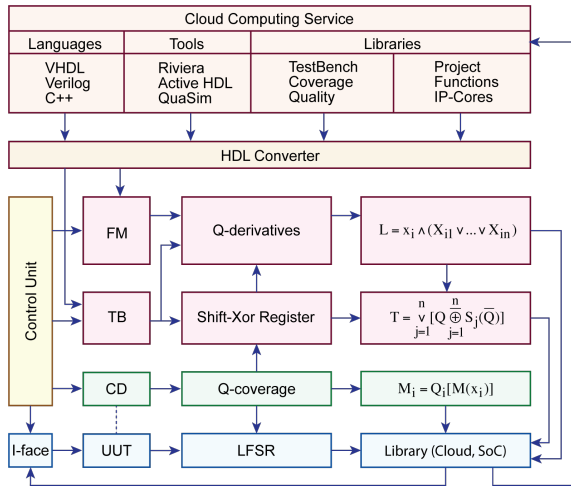


Рисунок 11 – Інтеграція методів з продуктом Riviera, Aldec

наведено лістинги програм та документи, що підтверджують впровадження результатів дисертаційної роботи.

ВИСНОВКИ

Проведені науково-технологічні дослідження в рамках дисертаційної роботи характеризуються успішним вирішенням актуальної науково-практичної задачі приведення опису функцій і структур до єдиної одновимірної кубітно-векторної метрики в цілях технологічного вирішення всіх задач синтезу й аналізу обчислювальних пристроїв шляхом виконання паралельних логічних операцій в рамках стійкої тенденції memory-driven computing. Автором одержано такі наукові та практичні результати:

1. Запропоновано нову модель сталого розвитку кіберфізичного комп'ютингу та напрями її використання для прогнозування аттракторів в області IT-індустрії на основі просторово-часового аналізу технологічних процесів, які характеризуються трьома фазами розвитку і дають можливість прогнозувати майбутні тренди розвитку кіберкультури планети.

2. Удосконалено кубітно-векторні моделі для опису структур і компонентів цифрових систем на базі адресного кодування вхідних сигналів, які відрізняються від аналогів технологічністю і швидкодією побудованих на їх основі процедур тестування, логічного синтезу та аналізу.

3. Удосконалено метод паралельного регістрового моделювання компонентів цифрових систем на кристалах, який відрізняється від аналогів застосуванням автоматної МАТ-моделі, що використовує тільки адресовні структури пам'яті і операції транзакції. Запропоновано новий підхід до проектування цифрових пристроїв з використанням методів синтезу та аналізу, які базуються на суперпозиції кубітно-векторних примітивів визначення всіх типів функціональностей, імплементованих в елементи пам'яті, що дає можливість підвищити швидкодію засобів моделювання, тестування і верифікації, а також спростити процедури створення реальних і віртуальних комп'ютерних систем.

4. Удосконалено методи синтезу тестів на основі булевих похідних і дедуктивного моделювання несправностей, які відрізняються паралельним виконанням логічних регістрових операцій над кубітними покриттями схемних компонентів, що дає можливість зменшити час верифікації та тестування цифрового пристрою.

5. Створено хмарну інфраструктуру сервісного обслуговування для online проектування, тестування і верифікації цифрових проектів, яка відрізняється візуалізацією цифрових схем і доступністю мікросервісів моделювання для зменшення періоду налагодження HDL-коду.

6. Здійснено тестову верифікацію компонентів хмарної інфраструктури сервісного обслуговування, а також методів тестування, моделювання, синтезу та аналізу на реальних прикладах цифрових схем і елементів. Наукові результати дозволили підвищити швидкодію процедур аналізу структур даних, тестування та інтерпретативного адресного моделювання цифрових схем, на 15% зменшити час налагодження HDL-проектів в процесі проектування SoC.

Наукові висновки і рішення є достовірними, що підтверджується достатньою кількістю проведених експериментів, тестуванням і моделюванням реальних функціональних модулів з відкритих бібліотек компаній. Значущість наукових досліджень підтверджується інтеграцією методів аналізу і верифікації з сервісами проектування компанії Aldec. Результати дисертації в складі моделей, методів та інфраструктури сервісів впроваджено в навчальний процес Харківського національного університету радіоелектроніки.

СПИСОК ОПУБЛІКОВАНИХ РОБІТ ЗА ТЕМОЮ ДИСЕРТАЦІЇ

1. Хаханов В.И. Метрика для анализа Big Data / В.И. Хаханов, А.С. Мищенко, В.И. Обризан, Tami Bani Amer // Радиоэлектроника и информатика. – 2014. – № 2. – С. 26-29. (Входить до міжнародних наукометричних баз Index Copernicus, Google Scholar, OECSP, OAJI, Scholar Steer, SIS, Cyberleninka, CiteFactor, TIU Hannover, I2OR).

2. Хаханов В.И. Кубитные технологии анализа и диагностирования цифровых устройств / В.И. Хаханов, Т. Бани Амер, С.В. Чумаченко, Е.И. Литвинова // *Электронное моделирование*. – Том 37, № 3. – 2015. – С. 17-40. (Входит до міжнародних наукометричних баз Cambridge Scientific Abstracts, Computer and Information Systems Abstracts, INIS Collection, Inspec, ВИНІТИ РАН).
3. Bani Amer T. Синтез Q-тестов по кубитному описанию функциональностей / T. Bani Amer, I. Iemelianov, M. Liubarskyi, V. Hahanov // *Радиоэлектроника и информатика*. – 2016. – № 2. – С. 38-47. (Входит до міжнародних наукометричних баз Index Copernicus, Google Scholar, OECSP, OAJI, Scholar Steer, SIS, Cyberleninka, CiteFactor, TIU Hannover, I2OR).
4. Хаханов В.И. Процессорные структуры для анализа Big Data / В.И. Хаханов, Е.И. Литвинова, С.В. Чумаченко, И. Емельянов, Т. Bani Amer // *Радиоелектронні і комп'ютерні системи*. – 2016. – № 6 (80). – С. 163-175.
5. Bani Amer T. Кубитная форма описания вычислительных структур / Т. Bani Amer, С.В. Чумаченко, И.В. Емельянов // *Радиоэлектроника и информатика*. – 2016. – № 1. – С.47-52. (Входит до міжнародних наукометричних баз Index Copernicus, Google Scholar, OECSP, OAJI, Scholar Steer, SIS, Cyberleninka, CiteFactor, TIU Hannover, I2OR).
6. Хаханов В. Облачное управление физическими и кадровыми ресурсами / В. Хаханов, С. Чумаченко, Е. Литвинова, А. Мищенко, И. Емельянов, Т. Бани Амер // *Australian Journal of Scientific Reseach*. – № 1(5). – 2014. – С. 202-212.
7. Bani Amer T. Компьютерные модели облачных сервисов / Т. Bani Amer, В.И. Хаханов, И.В. Емельянов, М. Любарский // *АСУ и приборы автоматизи.* – 2015. – Вып. 173. – С.48-57. (Входит до міжнародних наукометричних баз Google Scholar, Cyberleninka).
8. Bani Amer T. Кубитные модели описания цифровых устройств / Т. Bani Amer, И.В. Хаханов, Е.И. Литвинова, И.В. Емельянов // *АСУ и приборы автоматизи.* – 2016. – Вып. 174. – С. 24-41. (Входит до міжнародних наукометричних баз Google Scholar, Cyberleninka).
9. Emelyanov I. Qubit Modeling Digital Systems / I. Emelyanov, I. Hahanova, T. Bani Amer // *Proc. of IEEE East-West Design and Test Symposium*. – Kiev, 26-29 September. – 2014. – P. 246-248. (Входит до міжнародних наукометричних баз Scopus, IEEE Xplore).
10. Hahanov I. Automaton MQT-model for virtual computer design / I. Hahanov, T. Bani Amer, I. Hahanova, S. Dementiev, A. Arefiev // *Proceedings of 13th International Conference: The Experience of Designing and Application of CAD Systems in Microelectronics, CADSM 2015*. – Lvov, Ukraine. – P. 161-165. (Входит до міжнародних наукометричних баз Scopus, IEEE Xplore).

11. Hahanov V. MQT-model for Virtual Computer Design / V. Hahanov, T. Bani Amer, I. Hahanov // Proc. of Microtechnology and Thermal Problems in Electronics (Microtherm), 23-25 June 2015. – Poland. – P. 182-185.
12. Gerasimenko K. Method for Functional Testing Critical Control Systems / K. Gerasimenko, V. Hahanov, T. Bani Amer, A. Pryimak // Proceedings of IEEE East-West Design & Test Symposium 2015. – Batumi, Georgia. – P. 149-153. (Входить до міжнародних наукометричних баз Scopus, IEEE Xplore).
13. Hahanov V. Cloud-Driven Traffic Control: Feasibility and Advantages / V. Hahanov, S. Chumachenko, T. Bani Amer, I. Hahanov // Proc. of the 4th Mediterranean Conference on Embedded Computing (MECO). – 2015. – Budva, Montenegro. – P.17-20. (Входить до міжнародних наукометричних баз Scopus, IEEE Xplore).
14. Hahanov V. Smart Resources Control / V. Hahanov, T. Bani Amer, S. Chumachenko, E. Litvinova // The 4th International Academic Congress “Science and Education in the Modern World”. – Vol. II. – New Zealand, Auckland. – 2015. – P. 1021-1034.
15. Hahanov I. QuaSim – Cloud Service for Digital Circuits Simulation / I. Hahanov, W. Gharibi, I. Iemelianov, T. Bani Amer // Proceedings of IEEE East-West Design & Test Symposium. – 2016. – Yerevan, Armenia. – P. 141-158. (Входить до міжнародних наукометричних баз Scopus, IEEE Xplore).
16. Soklakova T. Technological culture of Big Data / T. Soklakova, I. Iemelianov, T. Bani Amer, I. Hahanov // Матеріали XIII Міжнародної конференції TCSET-2016. – 23-26 лютого, 2016. – Львів–Славське. – С.549-554. (Входить до міжнародних наукометричних баз Scopus, IEEE Xplore).
17. Bani Amer T. Кибер-комп'ютинг – новый бренд IoT-рынка / T. Bani Amer, И. Емельянов // Материалы XX Международного молодежного форума «Радиоэлектроника и молодежь в XXI веке». – 2016. – Часть 5. – С.36-37.
18. Hahanov V. Qubit Test Synthesis of the Functionality / V. Hahanov, T. Bani Amer, E. Litvinova, T. Soklakova, M. Liubarskyi, N. Shavlak, K. Dziuba // Proceedings of 14th International Conference: The Experience of Designing and Application of CAD Systems in Microelectronics, CADSM 2017. – Lvov, Ukraine. – P. 161-165. (Входить до міжнародних наукометричних баз Scopus, IEEE Xplore).

АНОТАЦІЯ

Тамер Абдельмаджід Салех Бані-Амер. Хмарний сервіс-комп'ютинг для тестування і моделювання SoC-компонентів. – На правах рукопису.

Дисертація на здобуття наукового ступеня кандидата технічних наук за спеціальністю 05.13.05 – комп'ютерні системи та компоненти. – Харківський

національний університет радіоелектроніки, Міністерство освіти і науки України, Харків, 2017.

Мета дисертаційного дослідження – істотне підвищення виходу придатної продукції і якості програмно-апаратних виробів за рахунок створення інфраструктури хмарних сервісів моделювання, тестування і відновлення працездатності на основі використання векторних структур даних адресовних функціональних елементів і підвищення швидкодії кубітних методів синтезу та аналізу. Основні результати: модель сталого розвитку кіберфізичного комп'ютингу та напрями її використання для прогнозування аттракторів в області ІТ-індустрії на основі просторово-часового аналізу технологічних процесів, які характеризуються трьома фазами розвитку і дають можливість прогнозувати майбутні тренди розвитку кіберкультури планети; векторні моделі кубітного представлення структур і компонентів цифрових систем, що базуються на адресному кодуванні вхідних сигналів і відрізняються технологічністю та швидкодією побудованих на їх основі процедур синтезу й аналізу; метод інтерпретативного паралельного моделювання компонентів цифрових систем на кристалах, який відрізняється застосуванням автоматної МАТ-моделі, що використовує тільки адресовні структури пам'яті і операції транзакції; методи синтезу тестів і моделювання несправностей, які відрізняються паралельним виконанням логічних регістрових операцій над кубітними покриттями схемних компонентів.

Ключові слова: кубіт, кубітне покриття, космологічний комп'ютинг, пам'ять-адреса-транзакція, верифікація, діагностування, тестування, моделювання, цифрові системи на кристалах, квантові обчислення.

АННОТАЦИЯ

Тамер Абдельмаджид Салех Бани-Амер. Облачный сервис-компьютинг для тестирования и моделирования SoC-компонентов.– На правах рукописи.

Диссертация на соискание ученой степени кандидата технических наук по специальности 05.13.05 – компьютерные системы и компоненты.– Харьковский национальный университет радиоэлектроники, Министерство образования и науки Украины, Харьков, 2017.

Цель исследования – существенное повышение выхода годной продукции и качества программно-аппаратных изделий за счет создания инфраструктуры облачных сервисов моделирования, тестирования и восстановления работоспособности на основе использования векторных структур данных адресуемых функциональных элементов и повышения быстродействия кубитных методов синтеза и анализа.

Объект исследования – процессы и явления параллельной обработки комбинационных и последовательностных элементов для синтеза, анализа, тестирования, диагностирования и ремонта цифровых изделий на основе использования векторных структур данных. Предмет исследования – кубитно-векторные модели описания комбинационных и последовательностных схем, методы и инфраструктуры для синтеза, анализа, тестирования и ремонта цифровых систем. Сущность исследования заключается в создании векторных структур данных и кубитных методов синтеза, тестирования и моделирования, интегрированных в облачную инфраструктуру сервисного обслуживания компонентов цифровых систем на кристаллах в целях повышения качества изделий и выхода годной продукции за счет адресуемости всех вычислительных процессов и явлений. Основная инновационная идея предложенной МАТ-модели вычислений заключается в синтезе и анализе векторных цифровых структур на основе адресуемых элементов памяти, исключаящих использование *reusable or new logic*.

Основные результаты: 1. Впервые предложена модель и направления устойчивого развития киберфизического компьютеринга для прогнозирования аттракторов в области IT-индустрии на основе пространственно-временного анализа технологических процессов, которые характеризуются тремя фазами развития и дают возможность предсказывать будущие тренды развития киберкультуры. 2. Усовершенствованы векторные модели кубитного представления структур и компонентов цифровых систем на основе адресного кодирования входных сигналов, которые отличаются технологичностью и быстродействием построенных на их основе процедур синтеза и анализа. 3. Усовершенствован метод интерпретативного параллельного моделирования компонентов цифровых систем на кристаллах, который отличается применением автоматной МАТ-модели, использующей только адресуемые структуры памяти и операции транзакции. 4. Усовершенствованы методы синтеза тестов и моделирования неисправностей, которые отличаются параллельным выполнением логических регистровых операций над кубитными покрытиями схемных компонентов.

Практическое значение полученных результатов: 1. Создан прототип облачной инфраструктуры сервисного обслуживания для online проектирования и верификации цифровых проектов, которая отличается визуализацией цифровых схем и доступностью микросервисов моделирования для уменьшения периода отладки HDL-кода. 2. Выполнена тестовая верификация облачной инфраструктуры сервисного обслуживания, а также методов тестирования, моделирования, синтеза и анализа на реальных примерах цифровых схем и компонентов. Использованы языки программирования: SWIFT, C++, Verilog, Python 2.7 и платформы: Microsoft

Windows, X Window и Macintosh OS X. Доказательно представлена состоятельность полученных результатов по повышению быстродействия процедур синтеза структур данных и интерпретативного адресного моделирования цифровых схем, что дает возможность на 15% уменьшить время отладки HDL-проектов в процессе проектирования SoC.

Ключевые слова: кубит, кубитное покрытие, космологический компьютеринг, память-адрес-транзакция, верификация, диагностирование, тестирование, моделирование, цифровые системы на кристаллах, квантовые вычисления.

ABSTRACT

Tamer Abdelmajeed Saleh Bani-Amer. Cloud service-computing for testing and modeling SoC components. – Manuscript.

PhD thesis (candidate degree of technical sciences) in speciality 05.13.05 – Computer Systems and Components. – Kharkiv National University of Radio Electronics, Ministry of Education and Science of Ukraine, Kharkiv, 2017.

The goal of the investigation is to significantly improve the yield and quality of software and hardware products through the creation of an infrastructure of cloud services for simulation, testing and repair based on the use of vector data structures of addressable functional elements and increasing the speed of the qubit synthesis and analysis methods.

The main results are the following: 1) a new model and directions of sustainable development of cyber-physical computing for prediction of attractors in the IT industry are proposed; they are based on the space-time analysis of the technological processes characterized by three phases of development and enable to predict future trends in the development of cyber culture; 2) improved vector models for the qubit representation of digital system structures and components based on address coding of input signals, which differ by the technology effectiveness and high speed of the synthesis and analysis procedures built on their basis; 3) an improved method of interpretative parallel modeling of the components of digital systems-on-chips, which differs by applying an automaton MAT-model focused on the use of only addressable memory structures and transaction operations; 4) improved methods for test synthesis and fault simulation, which differ by the parallel implementation of logical register operations with the qubit coverage of circuit components.

Key words: qubit, qubit coverage, cosmological computing, memory-address-transaction, verification, diagnosis, testing, simulation, digital system-on-chip, quantum computing.

Підп. до друку 18.05.17. Формат 60x84¹/₁₆. Папір друк.; Умов. друк. арк. 0,9

Облік. вид. арк. 1,0. Зам. № б/н; Тираж 100 прим.

Надруковано у видавництві ЧП “Степанов В.В.”

61168, Харків, вул. акад. Павлова, 311

